

PLASMA DISPLAY PANEL AND IMAGE DISPLAY DEVICE USING IT

Patent Number: JP11312470
Publication date: 1999-11-09
Inventor(s): AKIBA YUTAKA
Applicant(s): HITACHI LTD
Requested Patent: ☐ JP11312470
Application Number: JP19980341312 19981201
Priority Number(s):
IPC Classification: H01J11/02; G09G3/28
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To improve luminous efficiency, luminance and discharge efficiency of a panel by providing a transparent electrode formed from one flat electrode and a bus electrode formed on the transparent electrode for a second display electrode.

SOLUTION: For a front substrate 3, a transparent SiO₂ bedding film 7 and a transparent ITO film electrode 8 are formed on a transparent glass substrate 6 and additionally, bus electrodes 9 (9-1, 9-2) having small resistivity is formed on the transparent electrode 8. A flat electrode group is composed of the bus electrodes 9 and the transparent electrode 8, and a common display electrode (X electrode) 10 is formed as an electrode for a display cell 2. In addition, the bus electrodes 9 are formed from a thick film conductor such as an Ag group or the like. Then, discharge is executed between the X electrode (second display electrode) 10 and a first display electrode 17 addressed by the use of an addressing electrode 15. In this case, since the gap length in the display electrode surfaces is constant even if wall charge is formed between both the display electrodes, stable and constant discharge current can be maintained (current density is constant).

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-312470

(43) 公開日 平成11年(1999)11月9日

(51) Int.Cl.⁶

H 0 1 J 11/02

G 0 9 G 3/28

識別記号

F I

H 0 1 J 11/02

G 0 9 G 3/28

B

B

審査請求 未請求 請求項の数40 O L (全 25 頁)

(21) 出願番号 特願平10-341312

(22) 出願日 平成10年(1998)12月1日

(31) 優先権主張番号 特願平10-46728

(32) 優先日 平10(1998)2月27日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平9-329876

(32) 優先日 平9(1997)12月1日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 秋庭 豊

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(74) 代理人 弁理士 小川 勝男

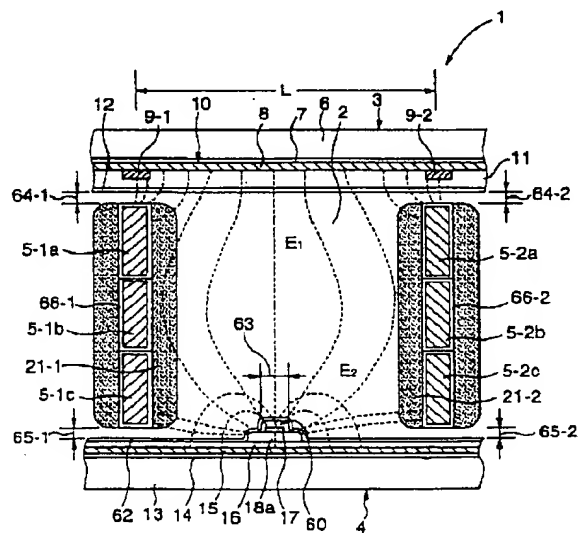
(54) 【発明の名称】 プラズマディスプレイパネルおよびそれをを用いた画像表示装置

(57) 【要約】

【課題】本発明は、プラズマディスプレイパネルの高輝度化、高発光効率化を実現することを目的とする。

【解決手段】本発明は、AC型のプラズマディスプレイパネルにおいて、陽光柱を用いたグロー放電の維持条件に着目し、陰極暗部の高電界領域と陽光柱の等電位領域とを効率よく形成して荷電粒子の隔壁拡散を抑制し、セル固有の電流電圧特性 (I-V特性) に対して低電流、低電圧の領域を拡大させることにより、放電効率を最大化させパネルの輝度、発光効率を向上させることができる。

図 15



XV-XV

【特許請求の範囲】

【請求項 1】複数個のアドレス電極と該アドレス電極と交差するように配置した複数個の第一の表示電極とを有する背面基板と、該複数個の第一の表示電極に対向して配置した複数個の第二の表示電極を有する前面基板と、該前面基板と該背面基板との間に配置した隔壁とを少なくとも備えたことを特徴とするプラズマディスプレイパネル。

【請求項 2】前記第二の表示電極がひとつの平板電極で形成した透明電極と、該透明電極上に形成したバス電極とを有することを特徴とする請求項 1 記載のプラズマディスプレイパネル。

【請求項 3】前記隔壁をアドレス電極と該第一の表示電極とが交差した領域を少なくとも囲うように格子状に形成したことを特徴とする請求項 2 記載のプラズマディスプレイパネル。

【請求項 4】前記バス電極を前記格子状に形成した隔壁と重なるように格子状に形成したことを特徴とする請求項 3 記載のプラズマディスプレイパネル。

【請求項 5】前記隔壁を、表面を絶縁したメタル隔壁にしたことを特徴とする請求項 1 記載のプラズマディスプレイパネル。

【請求項 6】前記メタル隔壁を、複数のメタル板を積層して形成したことを特徴とする請求項 5 記載のプラズマディスプレイパネル。

【請求項 7】前記第二の表示電極と、前記アドレス電極を用いてアドレスした前記第一の表示電極との間で陽光柱を形成して放電させるようにしたことを特徴とする請求項 1 記載のプラズマディスプレイパネル。

【請求項 8】駆動回路系に接続される電極を有する前面基板と背面基板、及びこれらに挟まれる隔壁とにより周囲を囲む多数個の表示セルを形成したプラズマディスプレイパネルにおいて、
該隔壁を表面を絶縁したひとつのシート状金属板、ないし表面を絶縁した複数のシート状金属板の積み重ねで形成し、該隔壁の少なくとも一つのシート状金属板を該駆動回路系に接続した構造を特徴とするプラズマディスプレイパネル。

【請求項 9】駆動回路系に接続される電極を有する前面基板と背面基板、及びこれらに挟まれる隔壁とにより周囲が囲まれた複数個の表示セルを形成したプラズマディスプレイパネルにおいて、
該隔壁が該前面基板または該背面基板と対向する面に対して複数の凸部を形成し、該凸部が該前面基板または該背面基板に形成された該電極と重ならないように配置したことを特徴とするプラズマディスプレイパネル。

【請求項 10】駆動回路系に接続される電極を有する前面基板と背面基板、及びこれらに挟まれる隔壁とにより周囲が囲まれた複数個の表示セルを形成したプラズマディスプレイパネルにおいて、

該前面基板または該背面基板が該隔壁と対向する面に対して複数の凸部を形成し、該凸部が該前面基板または該背面基板に形成された該電極と重ならないように配置したことを特徴とするプラズマディスプレイパネル。

【請求項 11】前記前面基板に、ひとつの平面電極を前記複数個の表示セルの共通表示電極として形成したことを特徴とする請求項 9～10 のいずれかに記載のプラズマディスプレイパネル。

【請求項 12】前記前面基板に、ひとつの平面電極を前記複数個の表示セルの共通表示電極として形成し、前記隔壁の該凸部が重ならないように前記平面電極に局所的な開口部を設けたことを特徴とする請求項 9 記載のプラズマディスプレイパネル。

【請求項 13】前記前面基板に、ひとつの平面電極を前記複数個の表示セルの共通表示電極として形成し、前記前面基板の該凸部が重ならないように前記平面電極に局所的な開口部を設けたことを特徴とする請求項 10 記載のプラズマディスプレイパネル。

【請求項 14】該隔壁に形成された該凸部が誘電体、又は該隔壁材で形成されたことを特徴とする請求項 9 記載のプラズマディスプレイパネル。

【請求項 15】該前面基板または該背面基板に形成された該凸部が誘電体パターンで形成されたことを特徴とする請求項 10 記載のプラズマディスプレイパネル。

【請求項 16】前記背面基板に、複数のライン状電極からなる表示電極群とアドレス電極群とを互いに交差させ、前記表示セルに該交差部を対応させて配置したことを特徴とする請求項 8 記載のプラズマディスプレイパネル。

【請求項 17】前記背面基板が第一の絶縁層、前記アドレス電極群、第二の絶縁層、前記表示電極群、及び第三の絶縁層の順に積層されて形成されたことを特徴とする請求項 16 記載のプラズマディスプレイパネル。

【請求項 18】前記第三の絶縁層が前記表示電極群の周辺を被覆し、前記第二の絶縁層を被覆しない部分を前記表示セルに対応させて形成したことを特徴とする請求項 17 記載のプラズマディスプレイパネル。

【請求項 19】前記第二の絶縁層と前記表示電極群の間に前記表示電極群を形成するための第四の絶縁層を単層または多層構成で形成し、前記第四の絶縁層が前記第四の絶縁層の下地層となる第二の絶縁層に対して被覆しない部分を前記表示セルに対応させて形成したことを特徴とする請求項 17 記載のプラズマディスプレイパネル。

【請求項 20】前記第二の絶縁層と前記表示電極群の間に前記表示電極群を形成するための第四の絶縁層を単層または多層構成で形成し、前記第四の絶縁層が前記第四の絶縁層の下地層となる第二の絶縁層に対して被覆しない部分を前記表示セルに対応させて形成し、かつ前記第三の絶縁層が前記表示電極群の周辺を被覆し前記第二の絶縁層を被覆しない部分を前記表示セルに対応させて形

成したことを特徴とする請求項17記載のプラズマディスプレイパネル。

【請求項21】前記前面基板にひとつの平面電極を前記複数個の表示セルの共通表示電極として形成し、前記背面基板に複数のライン状電極からなる表示電極群とアドレス電極群とを互いに交差させ前記表示セルと該交差部とを対応させて形成したことを特徴とする請求項8記載のプラズマディスプレイパネル。

【請求項22】請求項1記載のプラズマディスプレイパネルと、該プラズマディスプレイパネルに所望の駆動波形を供給する駆動回路とを備えたことを特徴とする画像表示装置。

【請求項23】表示発光放電時において、前記第一の表示電極と前記第二の表示電極との間で発生するグロー放電の陽光柱部に、前記メタル隔壁のメタル電位 V_m と前記メタル隔壁の表面に形成される壁電圧 V_q とを用いて等電位領域を形成したことを特徴とする請求項5記載のプラズマディスプレイパネル。

【請求項24】前記第一の表示電極と前記第二の表示電極のうちのアノード電極となる一方の電極に印加される表示パルス電圧 V_A を前記メタル電位 V_m とほぼ等しくしたことを特徴とする請求項23記載のプラズマディスプレイパネル。

【請求項25】前記アノード電極に印加される前記表示パルス電圧 V_A と前記メタル電位 V_m とをほぼ零ボルトにし、前記第一の表示電極と前記第二の表示電極のうちのカソード電極となる他方の電極に印加される表示パルス電圧 V_K を負の表示パルス電圧 V_{sus} としたことを特徴とする請求項24記載のプラズマディスプレイパネル。

【請求項26】前記メタル電位 V_m を、該駆動回路系が有する直流バイアス電圧を供給する端子に接続して外部電位で与えたことを特徴とする請求項24～25記載のプラズマディスプレイパネル。

【請求項27】前記メタル電位 V_m を、前記第一の表示電極、前記第二の表示電極及び前記メタル隔壁とで形成した容量分布と、前記第一の表示電極と前記第二の表示電極とに印加する駆動波形の直流電圧成分とによる浮遊容量電位で与えたことを特徴とする請求項24～25記載のプラズマディスプレイパネル。

【請求項28】前記第一の表示電極と前記第二の表示電極とに印加する駆動波形の直流電圧成分をほぼ等しくし、該メタル電位 V_m を該直流電圧成分で与えたことを特徴とする請求項27記載のプラズマディスプレイパネル。

【請求項29】前記メタル電位 V_m をほぼ零ボルトの該直流電圧成分で与えたことを特徴とする請求項27記載のプラズマディスプレイパネル。

【請求項30】前記第一の表示電極と前記第二の表示電極とに印加する駆動波形の直流電圧成分をサブフィールド単位でほぼ等しくすることを特徴とする請求項27記

載のプラズマディスプレイパネル。

【請求項31】前記メタル電位 V_m を、前記駆動回路系が有する直流バイアス電圧を供給する端子に接続した外部電位と、前記プラズマディスプレイパネルの全領域で前記第一の表示電極、前記第二の表示電極及び前記メタル隔壁で形成した容量分布と前記第一の表示電極と前記第二の表示電極とに印加する駆動波形の直流電圧成分とによる浮遊容量電位で与え、該外部電位と該浮遊容量電位とをほぼ等しく設定したことを特徴とする請求項23記載のプラズマディスプレイパネル。

【請求項32】前記メタル電位 V_m を、該駆動回路系が有する直流バイアス電圧を供給する端子に電流制限抵抗を直列接続して外部電位で与えたことを特徴とする請求項24～25記載のプラズマディスプレイパネル。

【請求項33】前記第一の表示電極若しくは／及び前記第二の表示電極と該駆動回路系との間に電流制限抵抗を挿入して駆動したことを特徴とする請求項24～25記載のプラズマディスプレイパネル。

【請求項34】前記第一の表示電極若しくは／及び前記第二の表示電極、及び該メタル隔壁と該駆動回路系との間にそれぞれ電流制限抵抗を挿入したことを特徴とする請求項24～25記載のプラズマディスプレイパネル。

【請求項35】該表示セルの放電維持電流が該表示セル内の前記第一の表示電極と前記第二の表示電極との間に流れるように該電流制限抵抗を形成したことを特徴とする請求項34記載のプラズマディスプレイパネル。

【請求項36】表面を絶縁した第一の電極を有する基板1と該第一の電極に対向して配置した表面を絶縁した第二の電極を有する基板2と、該基板1と該基板2との間に配置した表面を絶縁したメタル隔壁とを少なくとも備えた放電空間を用いて、該第一の電極と該第二の電極との間でグロー放電を発生させて少なくとも陽光柱を形成させたことを特徴とする電子装置。

【請求項37】該第一の電極と該第二の電極のうちのアノード電極となる一方の電極に印加される電圧を該メタル隔壁にも印加してアノード電極としたことを特徴とする請求項36記載の電子装置。

【請求項38】アノード電極にはほぼ零ボルト、カソード電極に負電圧をそれぞれ印加して駆動したことを特徴とする請求項37記載の電子装置。

【請求項39】該第一の電極、該第二の電極、及び該メタル隔壁と駆動回路系との間にそれぞれ電流制限抵抗を挿入したことを特徴とする請求項38記載の電子装置。

【請求項40】放電維持電流が該第一の電極と該第二の電極との間に流れるように該電流制限抵抗を形成したことを特徴とする請求項39記載の電子装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報処理端末や平面型、壁掛けテレビ等に用いられるプラズマディスプレ

イパネルやそれを用いた画像表示装置に関する。

【0002】

【従来の技術】プラズマディスプレイなどのガス放電型表示装置は自己発光により表示を行うため、視野角が広く、表示が見やすい。また、薄型のものが作製できることや大画面を実現できるなどの特長を持っており、情報端末機器の表示装置や高品位テレビジョン受像機への応用が始まっている。プラズマディスプレイは直流駆動型と交流駆動型に大別される。このうち、交流駆動型のプラズマディスプレイは、電極を覆っている誘電体層のメモリー作用によって輝度が高く、保護層の形成などにより実用に耐える寿命が得られるようになった。その結果、プラズマディスプレイは多用途のビデオ・モニタやテレビとして実用化されている。

【0003】交流駆動型のプラズマディスプレイは、大きく前面基板、背面基板、前面基板と背面基板との間に隔壁により区画された画素となる多数のセルを備えた放電空間領域とから構成されている。前面基板には1対の表示電極が複数形成され、背面基板にはこの表示電極とはほぼ直交するようにアドレス電極が複数形成されている。そして、アドレス電極と表示電極間にパルス電圧を印加することにより、前面基板、背面基板及び隔壁により形成される各セル内に補助放電を発生させ、この補助放電を利用して、前面基板の各セルに対して形成されている1対の表示電極間に印加されたパルス電圧による主放電を発生させ、この主放電により生じる紫外線により蛍光体を発光させ、この蛍光体からの光を前面基板を透過させて表示発光動作を行っている。

【0004】このように、従来の交流駆動型のプラズマディスプレイでは、1対の表示電極における面放電により表示発光動作を行っていた。これについては、特開平5-190099号公報等に記載されている。

【0005】

【発明が解決しようとする課題】しかし、上記従来技術では、可視光を取り出す前面基板に不透明電極（バス電極）が形成され、かつ誤放電を防止するために隣接する表示電極間に所定のギャップが形成されていたため、表示に寄与しない領域が多数存在し、表示セルの開口率向上の妨げとなっていた。すなわち、輝度を向上させることに問題があった。

【0006】また、上記従来技術では、隔壁の高さ方向の放電領域が表示電極近傍に限定されるため、隔壁に塗布した蛍光体全てを発光させようとする、形成する隔壁の高さが制限され、蛍光体塗布面積を増加させて輝度を向上させるには一定の限界があった。一般に、従来の表示セルサイズに対する隔壁高さのアスペクト比は1を大幅に下回っていた。

【0007】また、上記従来技術では、表示電極間の面放電を利用するため、放電電流が流れるに従い壁電荷が両電極先端部から逆バイアスに形成され、表示電極間の

電界強度 E は減少していく。このため、放電電流を一定に維持することが困難であり、放電効率を向上させることに問題があった。

【0008】以上のように、従来のAC型プラズマディスプレイパネルでは、その構造や動作原理からパネルの輝度や放電効率を向上させるのに問題があり、パネルの発光効率を向上させるのには一定の限界があった。

【0009】本発明の第一の目的は、パネルの発光効率を向上させた全く新規なAC型プラズマディスプレイパネルを提供することにある。

【0010】また、上記従来技術では、表示電極が前面基板上に形成されるためセルサイズの制約等から表示電極間ギャップを大きくとることができなかった。このため表示電極間で発生するグロー放電（プラズマ）の放電モードは負グローに制約され、その放電効率の向上に一定の限界があった。

【0011】本発明の第二の目的は、陽光柱を形成して放電効率を向上させたAC型プラズマディスプレイパネルを提供することにある。

【0012】現在、我々は、これらの問題を解決する構造として、陽光柱を形成したグロー放電を用いたAC型プラズマディスプレイパネルについて研究・開発している。

【0013】図26は、そのプラズマディスプレイパネル1の構造である。これは、駆動回路系に接続される電極を有する前面基板3と背面基板4、及びこれらに挟まれる側面を蛍光体21で塗布された隔壁5とにより周囲を囲んだ複数個の表示セル2を形成し、該前面基板3に一つの平面電極を該複数個の表示セル2の共通表示電極10として形成し、該背面基板4に複数のライン状電極からなる表示電極群17とトリガー電極群15とを互いに交差させ該表示セル2と交差部とを対応させて形成した対向表示電極形の構造としたものである。この構造であれば、従来困難であった陽光柱の形成が可能となり、また、構造上表示セル2の開口率と蛍光体塗布面積が大幅に増加させることもできるので、従来のAC形の構造に比べて高発光効率化と高輝度化を同時に実現できる。なお、隔壁5は誘電体材料で構成している。更に、表示発光放電の安定性から、該複数個の表示セル2の共通表示電極10として形成した一つの平面電極を複数のライン状電極からなる表示電極とし、両方の表示電極ラインを平行になるように配置する場合もある。

【0014】しかし、このようなプラズマディスプレイパネルにおいて隔壁5を誘電体材料で構成すると、陽光柱形成時の隔壁5への荷電粒子の拡散が放電効率の低下につながることを我々の研究により明らかになった。

【0015】図22は、図26に示す構造における表示セル2の中心軸（Z軸）方向50の電位分布 V_i である。これは、対となる表示電極（x電極、y電極）において、一方をアノード電極、他方をカソード電極とし、そ

れそれに例えば表示パルス電圧VA（零ボルト）、VK（負の電圧V_{sus}）を印加した場合の電位分布状態であり、発光放電前の誘電体隔壁の電位V_dと、発光放電直後の誘電体隔壁の電位V_w及びそのセル空間内のプラズマ電位V_pの電位分布状態である。

【0016】図から分かるように、発光放電前の誘電体隔壁49の電位V_{dd}は、零ボルトのアノード電位VAから負の表示パルス電圧V_{sus}に設定したカソード電位VKへほぼ直線的に変化した状態となる。この状態で発光放電が行われると、電子が誘電体隔壁に拡散し付着するため、発光放電後の誘電体隔壁の電位V_{dd}は、誘電体隔壁の表面電位V_wへ低下する。これは、発光放電時において誘電体隔壁の表面がほぼ一定の電位分布となるように、誘電体隔壁の表面へ荷電粒子が拡散、付着して負の壁電圧V_qを見掛け上形成するためである。この誘電体隔壁表面における負の壁電圧V_qの形成が、余分なエネルギー損失となり、その放電効率を低下させる要因の一つとなっていた。

【0017】一方、このとき発生するプラズマと誘電体隔壁との間には、図23に示すようにいわゆるイオンシースがシースの厚さδをもつように形成されており、このプラズマ電位V_pと誘電体隔壁の表面電位V_wの間には、電子温度T_eに比例する浮遊電位V_f（V_{fmax}）が発生する。

【0018】この浮遊電位V_f（V_{fmax}）は、陽光柱が形成される領域（Z軸方向）では、電子温度T_eがほぼ等しいため一定の値をとる。しかし、荷電粒子の隔壁拡散等により電離エネルギーが不足して電子密度n_eが減少すると、新たに導いた関係式である式（1）から浮遊電位V_f（V_{fmax}）を十分に発生させることができなくなる。あるいは浮遊電位V_f（V_{fmax}）を維持するためにイオンシースの厚さδが増加する。

$$【0019】V_f \propto n_e \cdot \delta^2 \dots\dots\dots (1)$$

このイオンシースの厚さδが増加して管半径r、或は矩形形状セルでは最小セルサイズを越えるようになると、図23に示すようにプラズマの半径r_pが減少してプラズマが立ちにくくなりグロー放電を安定に維持できなくなる。この場合、グロー放電を安定に維持するには、放電維持電流I（電流密度J）を増加させて電離エネルギーを大幅に増加させて浮遊電位V_fや電子密度n_eを増加させ、あるいはイオンシースの厚さδ'を減少させて安定なプラズマ電位V_p'を形成しなければならない。このため、誘電体隔壁を用いた場合は、グロー放電において陽光柱を形成できても放電維持電流が増加するため放電効率の向上に限界があり、発光効率ηは大幅に低下していた。

【0020】本発明の第三の目的は、プラズマディスプレイパネルにおける放電効率を向上させることにある。

【0021】

【課題を解決するための手段】本発明は、上記第一の目

的を達成するために、複数個のアドレス電極と該アドレス電極と交差するように配置した複数個の第一の表示電極とを有する背面基板と、該複数個の第一の表示電極に対向して配置した複数個の第二の表示電極を有する前面基板とを少なくとも備え、該第二の表示電極と、該アドレス電極を用いてアドレスした該第一の表示電極との間で放電させるようなものである。

【0022】このように表示電極構造を対向電極構造とすることにより、第一、第二の表示電極間のギャップ長を表示電極面内においてほぼ一定にすることが可能となった。また対となる表示電極を前面基板と背面基板とに別個に形成してそれぞれの電極面積を広くすることも可能となるので安定した放電現象を発生させることができた。すなわち、壁電荷が両表示電極間に形成されても表示電極面内のギャップ長が一定であるため、安定した一定の放電電流を保つ（電流密度一定）ことができ、更に電極面積を広く形成できるため発光デューティを上げることができ、十分な発光効率を得られるようになった。

【0023】また、このように表示電極構造を対向電極構造とすることにより、透明電極と不透明電極（バス電極）とで形成される第二の表示電極の配線抵抗は、前述のように各電極幅を平面的に広くとれるのでその低抵抗化を容易に実現することができた。同様に、背面基板には第一の表示電極だけを形成すればよいので、従来の面放電形における第一の表示電極よりも電極幅を広くとれ、電極の配線抵抗を大幅に低減させることができた。このように配線抵抗の大幅な低減を実現することで、パネルの低消費電力化を実現し、発光効率を向上させることができた。また、表示電極に発生する駆動時の電圧降下分を大幅に低減できるため、動作マージンも増加させることもできた。

【0024】また、このように表示電極構造を対向電極構造とすることにより、高アスペクト比の隔壁を用いることが可能となり、蛍光体を塗布する隔壁面積が大幅に増加し、可視光の取り出し効率を増加させることができた。すなわち、パネルの発光効率を向上させることができた。

【0025】また、上記構造において、複数個の第一の表示電極を各電極に固有となる固有電極（Y電極）とし、複数個の第二の表示電極をそれぞれに共通な共通電極（X電極）とすると、その第二の表示電極を表示に寄与するパネル全面を覆うような一枚の平面電極で形成することが可能となった。このようにパネル全面を覆えば、第二の表示電極が低抵抗化されるばかりか、従来のような表示電極パターンの透明電極を形成するための高精度なエッチングプロセスを不要とすることができた。

【0026】一方、このように第二の表示電極を平面電極にすると、電荷が他の表示セルに移動しやすくなるが、隔壁を表示セルを囲うように格子状に形成することでその電荷の移動を抑制することができ他の表示セルで

の誤放電を防止することが可能となった。

【0027】また、第二の表示電極を平面電極である透明電極とその上に形成するバス電極とで構成し、さらにこのバス電極を格子状の隔壁と重なるように格子状に形成すれば、従来のライン上のバス電極に比べて開口率を減少させることなく第二の表示電極の低抵抗化が図ることができた。すなわち、不透明電極であるバス電極を表示セルの隔壁の形状に合わせるように形成することにより、表示セルの開口率は不透明電極の形状寸法に依存しないため大幅に向上され、輝度向上を実現することができた。

【0028】更に、第二の表示電極の透明電極パターンを第一の表示電極（不透明電極）と同様なライン状電極パターンとして形成することにより、壁電荷形成等に対する繰り返し放電特性の安定性を大幅に向上させている。この時の両表示電極は、互いに平行、又は垂直に配置される。上記した透明電極上に形成されたバス電極は格子状の隔壁と重なるように形成されているため、表示電極の低抵抗化、表示セルの開口率向上、及び各電極との電極間容量低減（ラインパターンを形成することにより平面電極に開口部が発生し、電極面積が減少）を確保できた。特に、バス電極形状の影響が出にくいパネルの高精細化に対して有利となる。

【0029】さらに、本発明は、上記第二の目的を達成するために、複数のアドレス電極と該アドレス電極と交差するように配置した複数の第一の表示電極とを有する背面基板と、該複数の第一の表示電極に対向して配置した複数の第二の表示電極を有する前面基板とを少なくとも備え、該第二の表示電極と、該アドレス電極を用いてアドレスした該第一の表示電極との間で陽光柱を形成して放電させるようなものである。

【0030】このように表示電極構造を対向電極構造とすることにより、パネルを高精細化するために放電セル寸法が制限されても陽光柱形成に必要な第一、第二表示電極間の距離を確保することができた。従って、上記構造により陽光柱が形成できるので、負グローの場合に比べてその放電効率を高くすることができた。放電効率は単位電力当りの紫外線の発生量であり、紫外線が蛍光体を励起して可視光を発生させている。ここで陽光柱とは、グロー放電の正規グローモードにおける発光状態の一つである。すなわち、陰極から陽極に向かって順に陰極暗部、負グロー、ファラデー暗部、陽光柱が形成されるが、その中で主として陽光柱を用いて紫外線が発生させ表示発光動作を行う。陽光柱の放電効率が負グローよりも高いためである。なお、この陽光柱部は、陽光柱の軸方向に一定の電界強度が発生する。この電界強度は、表示放電セルの壁面方向単位長さあたりに電子が得るエネルギーと弾性衝突等により失うエネルギーで決定されるため、隔壁拡散が蛍光灯の様に抑制されていれば陽光柱の放電発光特性は放電セルの壁面方向長さに支配され

対向電極間のギャップ長には支配されない。従って、陽光柱が安定に形成できるギャップ長さ確保できれば、それ以上にギャップ長を大きくしても隔壁近傍に大きな電界強度を発生させず、かつ正規グロー放電を維持するための放電維持電流（放電電流密度）を十分に低下させることができた。

【0031】しかし、パネルのセルサイズ、または管径が十分に小さくなると隔壁拡散によるエネルギー損失が無視できなくなる。これを改善するため、前面基板と背面基板との間に配置される隔壁を表面を絶縁したメタル隔壁にして一定のバイアス電圧を印加する方法を用いた。これにより、絶縁（誘電体）層表面近傍に形成されるイオンシースを介して陽光柱形成部に必要な壁面方向の電界強度（電位差）を安定、かつ効率的に維持することができ、放電効率を大幅に向上させる陽光柱を形成することができた。

【0032】これまで、陽光柱を安定に形成するために放電維持電流を増加させ電流密度が一定のレベルを越えていたため、放電の安定性とは別に紫外線飽和が起き放電効率の向上に一定の限界があった。メタル隔壁にバイアス電圧を印加しメタル表面の誘電体層に壁電圧（壁電荷）を形成する手段を用いることにより、荷電粒子の中和を抑制して隔壁拡散による余分なエネルギー損失を減少させるため放電維持電流（電流密度）を減少させても放電を安定に維持できるようになった。これにより、紫外線飽和を発生させず放電維持に必要な電荷量（放電の維持に必要な最小の電流）を確保して放電効率を向上させることができた。

【0033】更に、このメタル隔壁を表面を絶縁したメタル板を積層するように形成し、少なくとも一つのメタル板にバイアス電圧を印加すれば、絶縁（誘電体）層で覆ったメタルの積層間に構造上セルフバイアスされる形で軸方向の電界強度（電位差）を持たせることができるため、陽光柱形成部に必要な電界強度（電位差）を前述した一つのメタル板による場合に比べて効率的かつ安定に形成することができた。このようにして、安定な陽光柱を形成できたことにより、正規グロー放電の放電維持電流密度を十分に低下させることができ、紫外線飽和のない条件で陽光柱を形成し放電効率を最大化させることができた。

【0034】なお、これまで説明してきた対向電極構造は、対向するX-Y表示電極間のギャップ長を増加させ、ギャップ長に依存する放電開始電圧 V_0 の増加や隣接セルに及ぼす電界クロストーク、電荷クロストークの増加という駆動上の問題があるが、前述のように側面を絶縁材料で覆ったメタル隔壁を用い、かつバイアス電圧印加で電位を適正化することにより、X-Y表示電極間のギャップ長の実効的な低減（電極間の電界強度増加）と隣接セル間のシールドによる電界漏洩防止やこれに伴う不要電荷の形成防止を実現して解決することができ

た。

【0035】具体的には、このメタル隔壁により第一、第二の表示電極間の実効的なギャップ長を低減できるため放電開始電圧 V_0 、つまり最初の放電発光時における動作点電圧を低下させることができた。

【0036】動作点電流である放電維持電流を制御し放電効率を適正化するために負荷直線（負荷抵抗、電流制限抵抗）を用いている。この動作点はセル固有の電流電圧特性（ $I-V$ 特性）と負荷直線の交点で設定される。セル固有の $I-V$ 特性は、本発明により隔壁拡散を抑制しているため、従来の特性に比べて低電流領域（正規グロー放電領域）が拡大されている。このため、負荷直線により設定される動作点電流はこれまでよりも安定に一桁以上低減できている。

【0037】AC型駆動のセル構造では壁電圧が表示電極上に形成されるため正規グロー電圧 V_n に影響を与える。この正規グロー電圧 V_n は、主に陰極降下電圧 V_c 、陽光柱部の軸方向電位（軸方向電界強度 E と電極間ギャップにほぼ等しい長さとの積）で与えられる。AC型駆動で陽光柱を形成する場合、DC型駆動に比べて放電開始時に壁電圧を利用できるため正規グロー電圧 V_n 、つまり陰極降下電圧 V_c を見掛け上減少させる効果が得られた。従って、AC型駆動は、セル固有の $I-V$ 特性に対して壁電圧の発生により見掛け上動作点電圧（正規グロー電圧 V_n ）を壁電圧の分だけ減少させることができた。

【0038】以上から、AC型駆動で陽光柱の隔壁拡散を抑制することにより、 $I-V$ 特性の正規グロー放電領域を低電流、低電圧化させている。これにより、安定な放電（陽光柱）を維持（形成）しながら負荷直線による動作点電流、動作点電圧を同時に減少させることができた。動作点の低電流低電圧化により、消費電力の減少と同時に適正な放電維持電流（電流密度）を得ることができ、放電効率を大幅に向上させることができた。

【0039】駆動回路系に接続される電極を有する前面基板と背面基板、及びこれらに挟まれる隔壁とにより周囲を囲む多数個の表示セルを形成したプラズマディスプレイパネルにおいて、該隔壁を表面を絶縁したひとつのシート状金属板、ないし表面を絶縁した複数のシート状金属板の積み重ねで形成し、バイアス電圧を印加するため該隔壁の少なくとも一つのシートを該駆動回路系に接続した構造とし、該電極及びバイアス電圧を印加する少なくとも一つのシートをもつ該隔壁に各々適正な負荷抵抗を接続することで解決することができた。

【0040】これにより、選択された表示セル内のA-Y電極間でアドレス放電を起こしてY電極に壁電荷を形成し、壁電荷の形成されたY電極とバイアス電圧を印加された電極となるメタル隔壁との間で予備放電を起こすことで、この時発生したブライミング粒子によりX-Y表示電極間の放電開始電圧 V_{ox-y} が低下し、壁電圧の分

低下した放電維持電圧で放電を安定に維持できた。

【0041】更に、このメタル隔壁構造により、誘電体隔壁で周辺を覆った表示セルに見られた光が透過する現象（光クロストーク）も同時に解決することができた。

【0042】この対向放電電極構造には、加工組立、放電開始電圧、及び各種クロストークを考慮してメタル隔壁を使用している。

【0043】また、メタル隔壁を用いた場合、対向するX-Y表示電極間の容量が増加するため、1パルス当たり CV^2 に比例して消費電力が増加してしまいが、メタル隔壁と前面基板または背面基板との接触或は接続を、メタル隔壁側または前面基板、背面基板側に形成した複数の凸部を介して行うことでその増加を抑制することができた。

【0044】具体的には、駆動回路系に接続される電極を有する前面基板と背面基板、及びこれらに挟まれる隔壁とにより周囲が囲まれた複数の表示セルを形成したプラズマディスプレイパネルにおいて、該隔壁が該前面基板または該背面基板と対向する面に対して複数の凸部を形成し、該凸部が該前面基板または該背面基板に形成された該電極と重ならないように配置することでメタル隔壁による容量の増加等を抑制することができた。また、前記前面基板にひとつの平面電極を前記複数の表示セルの共通表示電極として形成した場合は、前記隔壁の該凸部が重ならないように前記平面電極に局部的な開口部を設けることが好ましい。これにより、メタル隔壁と前面基板または背面基板との接触或は接続面積を低減してX-Y電極間容量を低減することができた。この場合、凸部が前面基板または背面基板に形成された各電極形状と重ならないように配置することが好ましい。また、電極表面は絶縁層の耐圧向上が要求されるので、メタル隔壁を複数枚の表面を絶縁したメタル板で積層する場合、全てのメタル板をバイアス電圧を印加する（駆動）電極としないことが好ましい。なお、このメタル隔壁を従来の面放電型のプラズマディスプレイパネルに適用したとしても、対向して配置されるアドレス電極と表示電極との間の容量等を抑制することはできる。

【0045】その他、これまで説明してきたアドレス電極Aと、表示電極Yのクロス構造において、アドレス電極Aと表示電極Yの間の絶縁層厚さを減少させて放電開始電圧 V_{oa-y} を低減させようとする、絶縁層の耐圧が減少してパネルの信頼度が低下したり、電極間容量の増加で1パルス当たり CV^2 に比例して消費電力も増加すると言った問題が生じるが、背面基板が絶縁基板上に第一の絶縁層、A電極、第二の絶縁層、Y電極、及び第三の絶縁層の順に形成された表示セル内の構造において、第二の絶縁層とY電極の間にY電極を形成するための第四の絶縁層を単層または多層構成（ピンホール等の欠陥を防止）で形成することにより解決できた。

【0046】また、逆にアドレス電極Aと、表示電極Y

のクロス構造において、アドレス電極Aと表示電極Yの間の絶縁層厚さを増加させて電極間の容量低減と絶縁層耐圧向上を図ろうとすると、放電開始電圧 V_{oa-y} が増加し駆動ICの高耐圧化が必要になるが、背面基板が絶縁基板上に第一の絶縁層、A電極、第二の絶縁層、Y電極、及び第三の絶縁層の順に形成された表示セル内の構造において、第三の絶縁層がY電極周辺を被覆し、かつ少なくとも第二の絶縁層を被覆しない部分を残して形成することにより解決できた。

【0047】また、本発明は、前記第三の目的を達成するため、これまでの研究で見い出してきた基本的な動作原理に基づいている。

【0048】原理は、グロー放電の維持条件に着目し、以下に述べるように陰極暗部の高電界領域と陽光柱の等電位領域とを同時かつ効率よく形成させる手段を用いている。

【0049】対向表示電極間に表面を絶縁した高アスペクト比形状のメタル隔壁を配置し、このメタル隔壁にアノード電極とほぼ等しい電圧を印加することにより、メタル隔壁の表面誘電体層に壁電圧 V_w （壁電荷 $Q_w = C \cdot V_w$ 。但し、 C はメタル表面の誘電体容量を表す）を発生させる。壁電圧 V_w の発生に用いる壁電荷が、繰り返し放電中に消耗されない或いは交換不要になるために、陽光柱の等電位領域がアノード電位とほぼ等しいことを利用して常時アノード電極とする。つまり、メタル隔壁の駆動回路を不要にし、かつパネルセル構造内部にグラウンドを配置して安定駆動させるため、アノード電極をグラウンド接地とする。安定した壁電圧 V_w がセルフバランスにより形成され、セルサイズ（管径）の減少に伴う荷電粒子の隔壁拡散（エネルギー損失）が大幅に抑制されプラズマ（陽光柱）を効率よく形成させる。

【0050】更に、隔壁拡散の抑制に加え、AC型駆動による表示電極上の壁電圧 V_q 形成とにより、セル固有のI-V特性（正規グロー放電領域）をそれぞれ低電流、低電圧化させ、負荷直線による動作点電流、電圧を大幅に減少させ、紫外線飽和（輝度飽和）を発生しない必要最小限の低い電流密度でも放電を安定に維持させている。

【0051】これまで隔壁拡散の抑制が不十分であると陽光柱を形成できても放電を安定に維持することができないため放電維持電流を増加させる必要があり、エネルギー損失を増加させるため放電効率の向上に一定の限界があった。

【0052】上記した原理を用いることにより放電維持電流を適正化でき、紫外線飽和（輝度飽和）を発生しない必要最小限の低い電流密度で放電を安定に維持できるようになり、従来に比べて放電効率を一桁以上も向上できた。

【0053】更に、プラズマディスプレイパネル以外にもグロー放電を用いて陽光柱を形成させる電子装置に対

して適用でき、放電効率つまり紫外線発生効率を少なくとも向上させることができる。

【0054】このようにして、図26に示す構造において隔壁をメタル隔壁とし、かつバイアス電圧を印加することにより、図20、図21に示すような陽光柱を形成したグロー放電の基本特性である、陽光柱部全体にアノード電位 V_A とほぼ同電位の等電位領域と、陰極暗部の高電界領域とを各々形成することで浮遊電位 V_f （ V_{fmax} ）や壁電圧 V_q を大幅に減少させることができた。

【0055】すなわち、本発明は、上記第三の目的を達成するために、駆動回路系に接続される電極を有する前面基板と背面基板、及びこれらに挟まれる表面を絶縁したメタル隔壁とにより周囲を囲んだ複数の表示セルを形成し、該前面基板に一つの平面電極を該複数の表示セルの共通表示電極として形成（複数のライン状電極からなる共通表示電極でもよい）し、該背面基板に複数のライン状電極からなる表示電極群とトリガー（アドレス）電極群とを互いに交差させ該表示セルと該交差部とを対応させて形成した対向表示電極形のプラズマディスプレイパネルであり、書き込み放電により該表示電極群と該トリガー電極群とで選択された該表示セルに対して該表示電極群と該共通表示電極との間でグロー放電を発生させ、該グロー放電で形成された陽光柱部にアノード電位 V_A にほぼ等しい該メタル隔壁のメタル電位 V_m を用いて等電位領域を形成し、かつ陰極暗部にこのメタル電位 V_m とカソード電位 V_K とで高電界領域を形成させるものである。

【0056】（1）陽光柱部への等電位領域の形成
図20、図21に示すように、メタル隔壁5を用いて一定のメタル電位 V_m をもつ等電位領域を形成して陽光柱部のプラズマ電位 V_p とほぼ等しくするために、グロー放電特性で安定に形成された陽光柱部のプラズマ電位 V_p がアノード電位 V_A にほぼ等しくなる性質を利用して、表示電極群と共通表示電極のうち的一方をアノード電極、他方をカソード電極とする2つの表示パルス電圧 V_A 、 V_K に対して、アノード電極に印加される表示パルス電圧 V_A を該メタル電位 V_m とほぼ等しくすることにより、必要とする等電位領域を形成させることとした。この動作の中で、カソード電極のみに負のパルス電圧を与え、メタル隔壁とアノード電極をグラウンド接地とすることにより、AC形であるため対向表示電極が互いにアノード電極とカソード電極とで入れ替わってもメタル隔壁はアノード電極、つまりグラウンド接地（直流バイアス電位）に維持される。このため、パネル内部に配置したメタル隔壁は実効的なグラウンドプレーンを形成し、メタル隔壁が表示電極、共通表示電極、及びアドレス電極と非常に近接配置されるため、各電極間やその配線間の浮遊容量の影響は大幅に減少する。

【0057】ここで、メタル電位 V_m の与え方は、上記したような外部電位（例えば、接地電位）と浮遊容量電

位による 2 つの方法がある。

【0058】メタル電位 V_m を外部電位で与える場合は、安定度に優れているが、X、Y 電極に印加する駆動波形の直流電圧成分の影響を受ける。これを防ぐため、発生する直流電圧成分を外部電位に合わせるように設定する。

【0059】一方、メタル隔壁 5 の電位 V_m を浮遊容量電位で与える場合は、パネル全体で形成されるメタル隔壁 5 と対向電極間との容量分布比 [共通表示電極 (X 電極) とメタル隔壁電極 (M 電極)、表示電極群 (Y 電極群) とメタル隔壁電極 (M 電極) の間に形成される 2 つの容量の比] と、対向表示電極間に印加する駆動波形の直流電圧成分の差 (X、Y の 2 成分の差) とで設定され、例えば、2 つの容量に差がある場合でも、2 つの直流電圧成分を等しくすることによりメタル電位 V_m を直流電圧成分に設定できる。

【0060】また、メタル電位 V_m の絶対値は、浮遊容量電位を考慮した外部電位 (接地電位、直流バイアス電位等)、或はその逆で与え、駆動方式、駆動波形 (サブフィールド単位、又 1 TV フィールド単位) の直流電圧成分の影響や電圧動作マージンの安定度向上を考慮してほぼ零ボルト (約 ± 30 V 以内) に設定することが好ましい。

【0061】これにより、アノード電極に印加される表示パルス電圧 V_A とメタル電位 V_m とをほぼ零ボルトにすると同時に、該カソード電極に印加される該表示パルス電圧 V_K を負の表示パルス電圧 V_{sus} に設定している。

【0062】なお、接地電位を用いてメタル隔壁 5 へ流れる不要な放電電流量を制限する場合は、アノード電極又はカソード電極に対してメタル隔壁 5 を高インピーダンス (高抵抗) で形成する、又はメタル隔壁 5 に両方の表示電極の負荷抵抗よりも十分に高い抵抗を介して接地している。

【0063】メタル電位 V_m を任意の値に設定する場合は、外部電位と浮遊容量電位の両方で与え、かつ両方の電位をほぼ等しい値にすれば良い。これにより、直流電圧成分の影響を十分に取り除き、かつ電圧動作マージンに対する安定度 (X、Y 電極電位の安定化) を向上させることができた。

【0064】(2) 陰極暗部への高電界領域の形成次に、メタル隔壁 5 と表示パルス電圧 V_K を印加するカソード電極とのギャップ間隔 (図 15、図 16 に示す空間ギャップ 64、65、67、68) を大幅に減少 (数十ミクロン程度) させることにより、陰極暗部への高電界領域を形成することとした。すなわち、メタル隔壁 5 と電極を有する前面基板 3、又は背面基板 4 との間に空間ギャップを存在させ、どちらか一方の構造 (メタル隔壁、又は前面基板 3、背面基板 4) にメタル、又は誘電体の凹部、又は凸部を設けて形成することとした。

【0065】これにより、アノード電極に印加される表

示パルス電圧 V_A とメタル電位 V_m とをほぼ等しくでき、かつアノード電極とカソード電極との間に印加される表示パルス電圧の電位差 ($V_A - V_K$) のほとんどを上記したメタル隔壁 5 とカソード電極との空間ギャップに印加して高電界領域を形成することができた。

【0066】この空間ギャップをさらに表示セル 2 の構造からメタル隔壁 5 と表示電極 (群) 17、又はメタル隔壁 5 と共通表示電極 10 の交差部付近に形成すれば、この交差部付近から離れたセル内部の中央部には低電界領域が形成される。つまり、空間ギャップ 65、68 の周辺部に陰極暗部に必要な適正な高電界領域をセルフバランスにより形成させている。

【0067】

【発明の実施の形態】以下、本発明の実施例を説明する。

【0068】図 1 は、本発明の一実施例であり、図 3 に矢印 I-I で示すプラズマディスプレイパネル 1 の表示セル 2 の断面構造を示す。

【0069】プラズマディスプレイパネル 1 は、前面基板 3、背面基板 4、及びメタル隔壁 5 から構成される 3 ビース構造をとる。

【0070】前面基板 3 の場合、透明なガラス基板 6 の上に透明な SiO_2 の下地膜 7 と ITO 膜の透明電極 8 が形成され、更に透明電極 8 の上に抵抗率 ρ の小さいバス電極 9 (9-1、9-2) が形成される。このバス電極 9 と透明電極 8 とで平面電極を構成し、表示セル 2 の電極として共通表示電極 (X 電極) 10 を形成する。バス電極 9 は、不透明な Ag 系等の厚膜導体で形成されるが、Cr/Cu/Cr の金属積層膜で数 μm 程度形成することもできる。また、バス電極 9 に黒色系の導体材料を用いることにより、ブラックマトリックスを兼て形成する場合もある。透明電極 8、バス電極 9 の上には、壁電荷を蓄積する厚膜 (薄膜の場合もある) の誘電体層 11、2 次電子放出係数が大きく耐スパッタ性に優れた MgO 膜の保護層 12 が順に形成される。保護層 12 は、プロセス、及びコスト面から厚膜で形成する場合もある。保護層 12 に用いる材料として、MgO の外に陰極降下電圧 V_c の低い材料として BaO、 Y_2O_3 、ZnO、 RuO_3 等がある。

【0071】背面基板 4 の場合、ガラス基板 13 の上に SiO_2 の下地膜 14 を形成し、その上に Ag 系等の厚膜導体からなるアドレス電極 (A 電極) 15、厚膜の誘電体層 16、Ag 系等の厚膜導体からなる表示電極 (Y 電極) 17、厚膜の誘電体層 18a、MgO 膜の保護層 19 が順に形成される。A 電極 15、Y 電極 17 に厚膜導体を用いることにより簡易プロセス、低コスト化を実現しているが、Cr/Cu/Cr の金属積層膜を用いることもできる。

【0072】メタル隔壁 5 は、熱膨張係数をガラス基板 6、13 に合せた Fe-Ni 系の薄板をエッチング加工

10

20

30

40

50

等により穴を開けたもので、表面に絶縁性の酸化皮膜 20 (20-1、20-2) を形成している。素材の酸化皮膜 20 に代わり、電着により形成したガラス絶縁膜やイオンブレーティングによる酸化アルミ皮膜を用いて絶縁膜の耐電圧特性を向上させることもできる。メタル隔壁 5 に設けられた穴の内側には蛍光体 21 (21-1、21-2) がほぼ均一な厚さで形成される。蛍光体 21 は背面基板 4 にメタル隔壁 5 を接続する前に形成するが、接続後でも形成できる。メタル隔壁 5 は、絶縁処理されたシート状金属板である薄板を複数個積層することにより高アスペクト比の穴を容易に形成でき、更にシート間容量や表示電極間容量も低減する。

【0073】表示セル 2 に設けた電極数は 3 電極であり、配置は X 電極 10 と Y 電極 17 とが表面に絶縁膜を有するメタル隔壁 5 を介して対向し、かつ A 電極 15 と Y 電極 17 とが誘電体層 16 を介して直交している。特に、メタル隔壁 5 が後述する電極構造、あるいは電力回収回路により負荷容量となる電極間の配線容量が駆動上問題にならない場合、X 電極 10 と Y 電極 17 の表面に形成した誘電体層 11、18a の耐電圧を確保することにより、メタル隔壁 5 の表面に設けた酸化皮膜 20 の絶縁性を完全に要求されることがなく（蛍光体の塗布等により耐電圧低下、表面抵抗低下がある程度許容される）、更にメタル隔壁 5 の加工プロセスの簡易化、低コスト化を実現させている。

【0074】図 2 は、プラズマディスプレイパネル 1 の前面基板 3 の側から見た平面図を示す。

【0075】バス電極 9 のパターンは、表示セル 2 の開口部を決めているメタル隔壁 5 の穴形状 22 に合せる形で格子上に形成し、表示セル 2 の開口面積に影響を与えないようにしている。蛍光体 21 は、穴形状 22 の内側に形成されており、表示セル 2 の長手方向の厚さが短手方向よりも 2 倍以上に厚くして発光効率を向上させている。平面構造で形成した ITO 膜の透明電極 8 に加え、格子上に形成したバス電極 9 の構造により X 電極 10 の電極抵抗を減少させて消費電力の大幅な低減と同時に放電電流が流れることによる駆動電圧の低下防止（動作マージン向上）を実現している。

【0076】図 3 は、プラズマディスプレイパネル 1 の背面基板 4 の側から見た平面図を示す。

【0077】A 電極 15 と Y 電極 17 とは、メタル隔壁 5 の穴形状 22 で示した表示セル 2 の中央部で交差部 23 を設けた構造をとる。Y 電極 17 の電極幅を穴形状 22 の長手方向に広くとることにより、X 電極 10 の場合と同様に Y 電極 17 の電極抵抗を減少させ消費電力の低減等を実現している。

【0078】この交差部 23 の構造は、A 電極 15 と Y 電極 17 との間の放電開始電圧 V_o と耐電圧 V_d 、及び負荷容量 C_{lay} を決めている。図 1 の断面構造と図 3 の平面構造から、誘電体層 16 (図 1 に示す) の厚みは、放

電開始電圧 V_o の減少と耐電圧 V_d の増加、または放電開始電圧 V_o の減少と負荷容量 C_{lay} の低減とを同時に満足できないため一定の条件の基で適正化して用いられる。耐電圧 V_d の増加と負荷容量 C_{lay} の低減のみを満足させる場合は、誘電体層 16 (図 1 に示す) の厚みを増加させればよいが、同時に放電開始電圧 V_o の減少も満足させる場合は、誘電体層 16 (図 1 に示す) の厚みを一定にして交差部 23 の面積、つまり電極幅を減少させて用いる。

【0079】図 4 は、本発明のもう一つの実施例であり、図 1 に示す背面基板 4 の他の例を示す断面図を示す。

【0080】誘電体層 16 とその上に形成した Y 電極 17 に対して、誘電体層 24 が Y 電極 17 の周辺部を被覆し、かつ誘電体層 16 を被覆しない部分を図 1 に示した表示セル 2 の内部に残している。図 1 に示した誘電体層 16 と誘電体層 18a の 2 層構造において、A 電極 15 に対して誘電体層 18a に代わる誘電体層 24 を形成することにより、A 電極 15 と Y 電極 17 との間の誘電体層 18a の厚さ分が取り除かれ放電開始電圧 V_o の低電圧化を実現している。

【0081】図 5 は、本発明のもう一つの実施例であり、図 1 に示す背面基板 4 の他の例を示す断面図を示す。

【0082】誘電体層 16 とその上に形成した Y 電極 17 との間に Y 電極 17 の下地層となるもう一つの誘電体層 25 を形成し、かつこの誘電体層 25 が誘電体層 25 の下地層となる誘電体層 16 に対して被覆しない部分を図 1 に示した表示セル 2 の内部に残している。また、Y 電極 17 の上に形成される誘電体層 26 は、Y 電極 17 の周辺部を被覆し、かつ誘電体層 25 の上に形成されている。特に、誘電体層 26 が誘電体層 25 に加えて誘電体層 16 の上にも形成される場合は、誘電体層 26 は誘電体層 16 に対して被覆しない部分を図 1 に示した表示セル 2 の内部に残している。

【0083】これら 2 つの誘電体層の構造により、誘電体層 25 と誘電体層 26 の厚さ分により増加せざるをえない A 電極 15 と Y 電極 17 との間の放電開始電圧 V_o の増加分を取り除き、かつ A 電極 15 と Y 電極 17 との間に挿入した誘電体層 25 の厚さ分により耐電圧 V_d の増加と負荷容量 C_{lay} の低減を実現させている。耐電圧 V_d の増加と負荷容量 C_{lay} の低減は、交差部 23 (図 3) の面積を減少させることに加え、誘電体層 25 を多層構造にして厚さを増加させることにより容易に実現している。一方、放電開始電圧 V_o の低減は、誘電体層 16 と誘電体層 26 の厚さを減少させることにより容易に実現している。よって、A 電極 15 と Y 電極 17 との間の放電開始電圧 V_o を増加させずに耐電圧 V_d の増加と負荷容量 C_{lay} の低減とを同時に実現する構造を得ている。このように、新たに挿入した誘電体層 25 と新たな構造条

10

20

30

40

50

件を付加した誘電体層 26 とにより、放電開始電圧 V_o と耐電圧 V_d 、及び負荷容量 C_{lay} に対する構造設計の自由度を上げている。

【0084】図 6 は、本発明のもう一つの実施例であり、メタル隔壁 5 の構造を表す斜視図を示す。

【0085】メタル隔壁 5 には前記した図 1 から図 5 における背面基板 4 に対向する面に対して複数の凸部 28 を設けて、背面基板 4 との接触面積減少や接触部位置の特定と共に図 3 に示す表示セル 2 内の放電ガスの流入、排出口を形成している。この凸部は、図 3 に示す表示セル 2 の穴形状 22 に対応して形成される。長手方向 29 と短手方向 30 に曲面状の凹部 31、32 をエッチング法等により加工して得られる。凹部 31、32 の形状は、電荷クロストーク防止のために表示セル 2 のサイズに対して局所的に設ける場合もある。

【0086】図 7 は、本発明のもう一つの実施例であり、メタル隔壁 5 の構造を表す斜視図を示す。

【0087】同様に、メタル隔壁 5 には前記した図 1 から図 5 における背面基板 4 に対向する面に対して複数の凸部 34 を設けて、背面基板 4 との接触面積減少や接触部位置の特定と共に図 3 に示す表示セル 2 内の放電ガスの流入、排出口を形成している。この凸部も、図 3 に示す表示セル 2 の穴形状 22 に対応して形成される。深さに差をつけた長手方向 35 と短手方向 36 の矩形上の凹部 37、38 は、2 段階のエッチング法により加工されている。凹部 37、38 の深さは、図 3 に示す隣接する表示セル 2 間の電荷クロストーク防止のため、より厳しい長手方向 35 の凹部 37 を短手方向 36 の凹部 38 よりも浅くしている。また、メタル隔壁 5 と各電極間の容量結合の低減や排気コンダクタンスの増加のため、図 6 に比べて凹部 37、38 の深さを矩形形状により一定にしている。この凸部 34 は、メタル隔壁 5 のメタル自体を加工して形成されているが、穴加工したメタルシートの表面に誘電体柱により形成される場合もある。ガラスの場合、格子状に加工されたメタル表面に焼成時の表面張力を利用した突起を凸部 34 として形成させる場合もある。これにより、一層電極間の容量を低減できる。

【0088】図 8、図 9 は、本発明のもう一つの実施例であり、各々背面基板 4 にメタル隔壁 5 を配置した構造の平面図、断面図を示す。図 9 は、図 8 に矢印 1X-1X で示す断面図を示す。

【0089】図 9 に示すメタル隔壁 5 に形成した凸部 41 は、図 8 に示す平面上で A 電極 15 と Y 電極 17 に対して重ならないようにはば規則的に配置した接触部 44 で背面基板 4 の MgO 膜 45 を通して重なる。これにより、メタル隔壁 5 と A 電極 15、Y 電極 17 との容量結合が大幅に緩和される。つまり、図 1 に示した共通表示電極 10 と Y 電極 17、共通表示電極 10 と A 電極 15 との負荷容量 C_{1xy} 、 C_{1xa} を低減する。特に、凸部 41 を誘電体柱で形成することにより、より一層容量が低減

される。

【0090】本発明により、面放電形では困難であった表示電極間の負荷容量低減を基本的に解決できた。更に、メタル隔壁 15 を介した背面基板 4 上の A 電極 15 と Y 電極 17 との容量結合 C_{1a-m-y} をも低減する。これから、誘電体隔壁に代わるメタル隔壁構造は、各電極間の容量結合を大幅に抑制することができ負荷容量 C_{1xy} の低減を容易に実現する。

【0091】図 10、図 11 は、本発明のもう一つの実施例であり、各々前面基板 3 にメタル隔壁 5 を配置した構造の平面図、断面図を示す。図 11 は、図 10 に矢印 X1-X1 で示す断面図を示す。

【0092】図 11 に示すメタル隔壁 5 に形成した凸部 41a は、図 10 に示す ITO 膜の透明電極 8 とバス電極 9 からなる平面電極の X 電極 10 に開口部 52 を設け、更に開口部 52 の中にはば規則的に配置した接触部 44 で前面基板 3 の MgO 膜 54 を通して重なる。この開口部 52 をバス電極 9 のクロス部に配置することにより、開口部 52 の面積を大きくとることができ容量結合の低減と組立精度の緩和を実現する。同様に、凸部 41a をガラスの誘電体柱で形成することにより更に容量を低減させている。

【0093】本発明のもう一つの実施例として、前記した図 8 と図 9 から 2 つの発明を組合せる方法がある。これにより、図 1 に示したメタル隔壁 5 を介した前面基板 3 と背面基板 4 とに形成された電極間の容量結合を更に緩和（弱く）することができる。

【0094】図 9、図 11 に示すメタル隔壁 5 に設けられた凸部 41、41a は、一枚のシート状金属板で形成する場合は両面エッチング法による。また、凸部 41、41a を誘電体柱で両面に形成する場合もある。ガラスによる誘電体柱の場合、穴加工したメタルの構造から焼成時の温度を高くしてガラスの粘度を低下させ表面張力を利用することにより図 8、図 10 に示した位置に容易に数十ミクロン程度の高さを形成することができる。また、シート状金属板の片面に個別に凸部 41、41a を形成した後でもう一方の平坦面で 2 枚張り合わせて形成する方法もある。メタルの張合せは、メタル隔壁 5 をエッチング加工後、表面に形成したガラス絶縁膜を用いて局所的に接続する場合もある。図 11 に示した前面基板 3 と図 9 に示した背面基板 39 とにメタル隔壁 5 を一体化した構造のメタル隔壁（図示省略）を用いることにより、Y 電極 17 と X 電極 10、A 電極 15 と X 電極 10 との負荷容量 C_{1xy} 、 C_{1xa} が更に低減されるため、駆動能力の小さい素子、IC 等を使用できかつ負荷容量 C_{1xy} に比例する消費電力（無効電力）を大幅に低減するため、コンパクトな電力回収回路、低コストの駆動回路を実現できた。

【0095】また、高アスペクト比のメタル隔壁を高精度、かつ容易に形成するため、シート状の薄板をエッチ

ング加工し3層以上の多層に積層する場合もある。高精度にエッチング加工した各薄板の表面には、イオンブレーティング法による酸化アルミナ膜や電着によるガラス絶縁層を形成する。多層のメタル隔壁を構成する外側表面層の2層分には前記した凸部41、41a等が形成され、他の層には両面に平坦層が形成される。高アスペクト比のメタル隔壁はシート状の薄板を積層することにより形成されるが、同時にメタル隔壁の内層部に形成した薄板の穴形状を絞り込んでA、Y電極間の放電発光を遮蔽する高コントラスト構造を提供することもできる。更に、多層構造により酸化アルミナやガラスの絶縁層厚さや薄板の総数を増加させることによりメタル隔壁の外側表面層からみた浮遊容量 C_{1mm} を減少させて、図1に示した前面基板3と背面基板4とに形成される電極間の容量結合を更に減少させる場合もある。前記した負荷容量 C_{1xy} は、主として、X電極10とメタル隔壁(図示省略)との間に形成される容量 C_{1xm} とY電極17とメタル隔壁(図示省略)との間に形成される容量 C_{1ym} との直列接続で与えられるが、前記したメタル隔壁自身の浮遊容量 C_{1mm} の影響を受ける場合は更に浮遊容量 C_{1mm} も加えた形の直列接続で与えられる。特に、2つの容量 C_{1xm} 、 C_{1ym} は、X-Y電極間に印加される対称なパルス電圧波形に対して安定動作の点からほぼ等しく設定している。

【0096】図12は、本発明の一実施例であり、前記した図1から図9に示したプラズマディスプレイパネルの駆動方式、駆動波形を与えるタイミングチャート図である。

【0097】図12に示す1サブフィールドの基本波形(約1.6~2msecの期間)は、全書き込み期間、アドレス期間、サステイン期間、及び消去期間の4つの期間で構成される。図12の中で示す丸印内の記号: 0、+、-は、X、Y、及びAの3電極上(実際の電極は、AC放電方式のため導体電極上に形成された誘電体のMgO膜が真の電極となる)に放電後形成される壁電荷を示し、各々壁電荷量が零または無視できる場合、正電荷が形成される場合、負電荷が形成される場合を表す。また、矢印付きの*印は、少なくとも2電極間で主放電を発生させることを示す。3電極上の壁電荷は、1サブフィールドの開始時点のt0と終了時点のt7で基本的に零である。以下、各期間の動作を説明する。

【0098】全書き込み期間の場合、Y電極とA電極の2電極間で時点t1と時点t2において放電を発生させる。期間終了時点では、例えば、図1に示したプラズマディスプレイパネル1の全領域の表示セル2に対して、Y電極とA電極上に各々負電荷、正電荷が形成される。これは、次のアドレス期間で書き込み放電を発生させるY、A電極の印加電圧を低電圧化するために実施している。

【0099】放電時点t1での放電は、電極間の放電開

始電圧 V_0 を考慮して、Y電極に印加するパルス電圧 V_y を正電圧(180V)から負電圧(-180V)に変化させ交流動作をさせることにより、実効的にパルス電圧 V_y の低電圧化を実現している。一方のA電極のパルス電圧 V_a も同時に低電圧(60V)である。特に、Y電極、A電極のパルス電圧 V_y 、 V_a で放電条件を満足できない場合は、時点t1においてX電極にパルス電圧 V_x の正電圧(250~350V)を印加して〔図12では省略〕、X-Y電極間、具体的にはメタル隔壁のM電極間とY電極間で全書き込み放電を発生させる。この時、放電個所が表示セルの表面から離れているためコントラストに及ぼす影響は小さい。

【0100】初期放電の時点t1のパルス幅を10~20 μ sec程度とすることにより、次の放電の時点t2では壁電荷を自己消去させる放電を発生させている。更に、放電の時点t2の直後にY電極に負電荷、A電極に正電荷を効率よく形成させるため、パルス電圧 V_y に正電圧(180V)を10 μ sec以上印加している。パルス電圧 V_x を用いた場合は、X電極に壁電荷が形成されないように正電圧(約50V)を印加する〔図12では、省略〕。

【0101】アドレス期間の場合、A電極とY電極には各々正電荷、負電荷を形成した状態の中で、Yスキャンパルスのパルス電圧 V_y が印加(40V)され、かつ図1に示した表示セル2の中からYスキャンで点灯のために選択されたA電極にはパルス電圧 V_a が印加(60V)されて、時点t3で書き込み放電を発生させてY電極に正電荷を形成している。書き込み放電で選択されたY電極上には正電荷が形成され、選択されないY電極上には全書き込み時の負電荷が形成された状態にある。放電条件は、全書き込みで形成された壁電荷(壁電圧)、パルス電圧 V_y の立下りによる電圧低下分、及びパルス電圧 V_a の印加電圧により設定される。

【0102】図1から図9に示した面内電極構造から、A電極とY電極の電極間ギャップ長さを数十 μ m程度に短くし、対向電極構造の場合に比べてパルス電圧 V_a の時点t3におけるパルス幅を0.5~1.0 μ secに低減できている。この結果、パルス幅に比例して増加するアドレス期間の長さを減少させ(アドレスの高速化)、1サブフィールドにおけるサステイン期間の長さを大幅に増加させることができた。つまり、面内電極構造によりA電極の書き込みパルスのパルス幅を減少させることができ、後述するサステインパルス数を増加させて高輝度化を実現できた。

【0103】サステイン期間の場合、選択された表示セルのX、Y電極間で維持放電発光をさせる。X、Y電極に印加する各パルス電圧 V_y 、 V_x は、互いに符号(+、-)を逆にして絶対値を等しくすることにより放電現象を安定化させると同時に駆動回路を低電圧化させている。一方、メタル隔壁のM電極は、第一パルスに対して

10

20

30

40

50

グランド接地、或いはX電極と同期させ同電位としてカソード電極として駆動して書き込みセルに対する放電を発生させ（Y電極上の壁電荷交換）、第二パルス以降に対してX、Y電極に印加するパルス電圧のうち高い方のパルス電圧を印加しアノード電極として駆動している。図12に示したパルス電圧 V_y 、 V_x の絶対値は180Vであり、このときのメタル隔壁はパルス電圧 V_y 、 V_x と同期してアノード電極として180Vのパルス電圧が印加されている。アノード電極の電位は、駆動条件を適正化することにより大幅に減少させることもできる。このため、メタル隔壁のM電極は、第二パルス以降も含めて常時グランド接地、あるいは低い正電圧も印加して用いることもできる。

【0104】パルス電圧 V_y の第一パルスに正電圧（180V）を印加することにより、アドレス期間において選択された表示セルのY電極上の壁電荷（正電荷）を用いて時点t4で放電発光させている。特に、第二パルス以降での放電を確実に発生させるため、つまり必要な壁電荷をX、Y電極に形成させるためパルス幅を10 μ secとしている。第二パルス以降は、十分な壁電荷形成によりパルス幅を減少させ放電発光回数（サステインパルス数）を増加させて、輝度を向上させている。

【0105】サステイン期間の時点t5の最終パルスは、パルス電圧 V_y 、パルス電圧 V_x に対して各々負電圧（-180V）、正電圧（180V）にしている。

【0106】また、選択しないセルの誤放電を防止する必要がある場合は、サステイン期間の初期においてX電極上にパルス幅の短い（0.5 μ sec程度）正電圧（+200V）を印加して〔図12の中の（ ）内に示す〕、Y電極上に形成された負電荷を取り除くための消去放電を用いる。

【0107】図1から図9に示したように、X、Y電極が対向電極構造で、かつ高アスペクト比隔壁の場合、X、Y電極間のギャップ長さは増加するが、誘電体隔壁に代わるメタル隔壁を用いることによって実効的なギャップ長さを減少させている。第一パルスの時点t4でのX、Y電極間における放電メカニズムを説明する。

【0108】書き込み放電により選択された表示セルで、正電荷が形成されかつアノード電極として駆動されるY電極と、カソード電極として駆動されるメタル隔壁（M電極）とにより、予備放電（種火放電）を起こしてセル内に封入されたNe-Xe（5%）、500 Torrガスの電離気体（ブライミング粒子）を発生させ、その直後X、Y電極間の主放電に移行し陽光柱を形成する。

【0109】また、前記したようにメタル隔壁とX、Y電極との間に形成される容量 C_{1xm} 、 C_{1ym} は、印加電圧に対する放電の安定性を確保するため電極面積、誘電体厚さ、比誘電率等を調整して等しく設定されている。

【0110】一方、第一パルスでの放電を確実に起こすために、容量 C_{1ym} と容量 C_{1xm} に差をつけ、2つのギャ

ップに印加する電圧に偏りをもたせ実効的にパルス電圧 V_y （180V）、パルス電圧 V_x （-180V）からなるサステイン電圧の低電圧化やアドレス期間に書き込みするY電極上の壁電荷（壁電圧）低減を行なうこともできる。

【0111】消去期間の場合、サステイン期間が終了する時点t5でY、X、及びA電極上に形成されている壁電荷を消去（初期化）する。時点t6でのX、Y電極間の放電は、パルス幅を短くすることにより放電直後の電界を取り除き壁電荷の形成を防止するため、消去放電の働きをしている（細線消去方式）。同時に、A電極上に形成される壁電荷も中和される。特に、A電極に正電荷が残される場合は、近接するY、A電極間において時点t7で消去放電させている。

【0112】一方、残った壁電荷の消去・中和に対してX、Y電極間の印加電圧を最小維持電圧レベルまで減少させパルス幅を長くする方法を用いる場合もある（太線消去方式）。更に、これら2つの消去方式を同時に組合せて効果的に用いる場合もある。

【0113】図13、図14は、本発明のもう一つの実施例であり、各々前面基板3、メタル隔壁5、及び背面基板4を組み立てた構造の平面図、断面図を示す。図14は、図13に矢印X1V-X1Vに示す断面図を示す。

【0114】図13に示す1セルの領域に相当する表示セル2は、同一面内に共通表示電極のX電極10と表示電極のY電極17が対向配置した前面基板3、Fe-Ni系の金属薄板を穴加工して形成したセル内空間の表面を酸化アルミナ或いはガラスの絶縁膜73（73-1、73-2）で被覆したメタル隔壁5、及びアドレス電極（A電極）15をX電極10、Y電極17と交差させて配置した背面基板4の3ピースで構成され、X電極10とY電極17の表示発光放電は面放電形をとる。この時のメタル隔壁68はアノード電極となりグランド接地とした。このため、カソード電極になるX、Y電極の一方には負のパルス電圧 V_{sus} （-180V）が印加される。

【0115】X電極10とY電極17は、記号を省略するが透明なガラス基板上に SiO_2 の下地膜を形成した後、ITO膜の透明電極とCr/Cu/Cr膜のバス電極（厚膜電極の場合もある）で形成した。更に、その上に誘電体層、MgO膜が形成されて前面基板3が製作される。背面基板4は、同様にガラス基板上に SiO_2 の下地膜を形成した後、A電極のCr/Cu/Cr膜を形成（厚膜電極の場合もある）し、その上に誘電体層を形成した。また、メタル隔壁5は、穴加工後に酸化アルミナ或いはガラスの絶縁膜73を形成した2枚以上の薄板（厚さ：50～70 μ m程度）を積層して形成することもできる。図中に示していないが、メタル隔壁5と背面基板4とで覆われた表示セル2の内面には蛍光体を20

μm 程度の厚さで形成している。蛍光体の塗布は、背面基板4とメタル隔壁5の組み立て後の外に、組立て前に個別に行うこともできる。

【0116】以上のように、誘電体隔壁に代わりメタル隔壁5を用いることにより、高強度な隔壁形成を容易にすると同時に、シールド効果による電界クロストークや電荷クロストークを防止した。このため、パネルのセルサイズを高精細化するのに有利となる。更に、メタル隔壁5がA電極15とY電極17の間の実効的な電極間ギャップ長さを減少させるため、放電開始電圧 V_{oa-y} を低下させアドレス電圧を容易に低電圧化した。更に、対向電極のアドレス放電において、Y電極上に正電荷に代り負電荷(電子)を形成する方法を用いることによりアドレスの高速化(1 μsec 程度)も実現できた。

【0117】一方、メタル隔壁5を用いた3電極構造の場合、一般にメタル隔壁5を介した各2電極間の容量増加が問題になる。本発明ではこれを防止するため、メタル隔壁5の両面に凸部41を設けた構造を用いている。これら凸部41、41aの配置は、背面基板4と前面基板3に形成された3電極と重ならない接触部44、44aに設定する。更に、各電極間の容量が誘電体隔壁と比較して増加しないように凸部41、41aの形状寸法、面積を小さく設定する。メタル隔壁5は、面放電形の特徴から高さ76を100~200 μm 以内とするが、両面に形成された凸部が前面基板3、背面基板4と重なる接触部44以外の場所では、セル間の電荷クロストークや排気コンダクタンスを考慮して5~50 μm のギャップを形成する。特に、表示セル2の長手方向のギャップ長さ79、80を、セル間の光クロストークや電荷クロストークを防止するため5~30 μm 程度に設定する。この場合の凸部41、41aはメタルで形成されているが、更に各電極間の容量を低下させる必要がある場合は誘電体柱で形成することができる。この場合、誘電体柱はメタル隔壁5、又は前面基板3と背面基板4に形成される。

【0118】次に、図15は、図18に矢印XV-XVで示す断面図であり、本発明の一実施例であり、プラズマディスプレイパネル1の表示セル2の長いサイズ方向の断面構造を示す。

【0119】プラズマディスプレイパネル1は、前面基板3、背面基板4、及びメタル隔壁5(5-1a、5-1b、5-1c、5-2a、5-2b、5-2c)から構成される3ピース構造をとる。

【0120】前面基板3の場合、透明なガラス基板6の上に透明な SiO_2 の下地膜7とITO膜の透明電極8が形成され、更に透明電極8の上に抵抗率 ρ の小さいバス電極9(9-1、9-2)が形成される。このバス電極9と透明電極8とで平面電極を構成し、表示セル2の電極として共通表示電極(X電極)10を形成する。バス電極9は、不透明なAg系等の厚膜導体で形成される

が、Cr/Cu/Crの金属積層膜(薄膜)で数 μm 程度形成する場合もある。また、バス電極9に黒色系の導体材料を用いることにより、ブラックマトリックスを兼て形成する場合もある。透明電極8、バス電極9の上には、耐圧を確保し、かつ電荷を蓄積するための厚膜(壁電荷や壁電圧を制御するため薄膜を用いる場合もある)の誘電体層11、2次電子放出係数が大きく耐スパッタ性に優れたMgO膜の保護層12が順に形成される。保護層12は、プロセス、及びコスト面から厚膜で形成する場合もある。また、保護層12に陰極降下電圧 V_c の低い材料を用いた方が、放電効率(発光効率)の向上に対して非常に好ましい。

【0121】背面基板4の場合、ガラス基板13の上に SiO_2 の下地膜14を形成し、その上にAg系等の厚膜導体からなるアドレス電極(A電極)15、厚膜の誘電体層16、更に誘電体層16とその上に形成したAg系等の厚膜導体からなる表示電極(Y電極)17との間にY電極17の下地層となるもう一つの誘電体層18aをラインパターン形状に形成し、かつこの誘電体層18aが誘電体層18aの下地層となる誘電体層16に対して被覆しない領域部分を表示セル2の内部に残している。また、Y電極17の上に形成される誘電体層60は、Y電極17の周辺部を被覆し、かつ誘電体層18aの上に形成されている。特に、誘電体層60が誘電体層18aに加えて誘電体層16の上にも形成される場合は、誘電体層60は誘電体層16に対して被覆しない領域部分に含まれる]を表示セル2の内部に残している。誘電体層60、誘電体層18a、又は誘電体層16で覆われた背面基板4の表面全体に、MgO膜の保護層62が形成される。A電極15、Y電極17に厚膜導体を用いることにより簡易プロセス、低コスト化を実現しているが、Cr/Cu/Crの金属積層膜を用いる場合もある。

【0122】Y電極17の近傍に形成した2つの誘電体層18a、60の構造によりベタ層構造では誘電体層18aと誘電体層60の厚さ分により増加せざるをえなかったA電極15とY電極17との間の放電開始電圧 V_{oa-y} の増加分を取り除き、かつA電極15とY電極17との間に挿入した誘電体層18aの厚さ分により耐電圧 V_d の増加と負荷容量 C_{1a-y} の低減を実現させている。つまり、耐電圧 V_{do} の増加と負荷容量 C_{1a-y} の低減は、A電極15とY電極17との交差部71(図18)の面積を減少させることに加え、誘電体層18aを多層構造にして厚さを増加させることにより容易に実現した。また、放電開始電圧 V_{oa-y} の低減については、A電極15とY電極17との交差部71(図18)で、誘電体層18aの厚さに依存する影響を取り除き、かつ誘電体層16と誘電体層60との厚さを減少させることにより容易に実現し、電気力線E2を発生させるアドレス駆動電圧を安定かつ大幅に低電圧化した。これにより、A電極15とY

電極17との間の放電開始電圧 V_{oa-y} を増加させずに耐電圧 V_{do} の増加と負荷容量 C_{la-y} の低減とを同時に実現する構造を得ている。つまり、新たに挿入した誘電体層18aと新たな構造を付加した誘電体層60とにより、放電開始電圧 V_{oa-y} と耐電圧 V_{do} 、及び負荷容量 C_{la-y} に対する構造設計の自由度を上げることができた。

【0123】メタル隔壁5(5-1a、5-1b、5-1c、5-2a、5-2b、5-2c)は、熱膨張係数をガラス基板6、13に合せたFe-Ni系の薄板をエッチング加工等により穴を開け、表面に絶縁性の酸化皮膜66(66-1、66-2)を形成し、3枚(a、b、c)の薄板を積層して高アスペクト比の穴をもつ隔壁構造を容易に組み立てている。素材の酸化皮膜66に代わり、電着により形成したガラス絶縁膜やイオンブレーティング法により形成した酸化アルミ皮膜を用いて絶縁膜の耐電圧特性を向上させることもできる。

【0124】メタル隔壁5に設けられた穴の内側には蛍光体21(21-1、21-2)がほぼ均一な厚さで形成される。また、高アスペクト比の隔壁構造(電極間隔:0.5~2.0mm程度)から、蛍光体塗布面積を2~5倍(面放電形と比較)に増加させて輝度を容易に向上させている。蛍光体21は背面基板4にメタル隔壁5を接続する前に形成するが、接続後に形成する場合もある。

【0125】表示セル2に設けた電極数はメタル隔壁5の共通電極を除けば3電極であり、配置は平面電極を構成するX電極10とライン状のY電極17とが表面に絶縁膜を有するメタル隔壁5を介して対向し、かつライン状のA電極15とY電極17とが誘電体層16等を介して直交している。メタル隔壁5は表示セル2を形成するため前面基板3と背面基板4とで挟まれた構造をとるが、陰極暗部に対する高電界領域の形成、電極間の配線容量(C_{lx-y} 、 C_{ly-y})の低減、及び排気コンダクタンスの確保から、前面基板3と背面基板4の両側に2つのギャップ64(64-1、64-2)、65(65-1、65-2)を形成している。2つのギャップ64、65の大きさは、上記した理由からある程度大きい方が好ましいが、電荷クロストーク等の発生によりシースの厚さ δ 程度(数十 μm)に制限している。また、ギャップ64、65を形成するためのメタル隔壁5と前面基板3、又は背面基板4との接触部構造は、それぞれ対向する面に対して前面基板3または背面基板4に形成された電極と重ならない位置(例えば、後述の図18、図19に示す表示セル2の4隅に配置した接触部72、73等)に設けた凸部である。接触部72、73は、構造上問題がなければ電極間容量を減少させるため表示セル2の4隅全てに配置しなくてもよい。この凸部の形状、構造は、メタル隔壁5の両面(片面)加工、又は前面基板3、背面基板4の新たな誘電体層で円形、線状、又はクロス状の誘電体柱(図示省略)により形成している。特に、背

面基板4の場合は、新たな誘電体層(誘電体柱)を前記した誘電体層18a、60で兼用することにより、プロセスの工程数を低減する場合もある。

【0126】陽光柱を形成するため長い電極間隔(0.5~2.0mm)をもたせたX電極10とY電極17との間の放電開始電圧 V_{ox-y} は、高アスペクト比隔壁であってもメタル隔壁5により実効的に減少する。このため、電気力線E1に示すように電極間隔には特に依存せず、主として前記した2つのギャップ64、65の構造により与えた。表示発光放電は、メタル隔壁5の電位 V_m と同じ電位に設定したアノード電極の表示パルス電圧 V_A とカソード電極の表示パルス電圧 V_K に負の壁電圧を加えた電圧との電位差により発生し、2つのギャップ64、65の近傍には交互に陰極暗部に必要な高電界領域を形成している。

【0127】図16は、図18に矢印XVI-XVIで示す断面図であり、プラズマディスプレイパネル1の表示セル2の短いサイズ方向の断面構造を示す。メタル隔壁5(5-3、5-4)と前面基板3、又は背面基板4との間のギャップ67(67-1、67-2)、68(68-1、68-2)は、図15に示したギャップ64、65に対して、陰極暗部に対する高電界領域の形成、電極間の配線容量の低減、及び排気コンダクタンスの確保からその大きさや形状に差を設けている。特に、A電極15のライン方向に排気コンダクタンスを大きくするため、シースの厚さ δ を基にギャップ64、65の大きさをギャップ67、68の2倍程度の大きさにした。このため、誘電体層11、60等を多層パターンで形成した。

【0128】図17は、プラズマディスプレイパネル1の前面基板3の側から見た平面図を示す。

【0129】バス電極9のパターンは、表示セル2の開ロ部を決めているメタル隔壁5(図16)の穴形状70に合せる形で格子上に形成し、表示セル2の開ロ面積に影響を与えないようにしている。蛍光体21は、穴形状70の内側に形成されており、表示セル2の長手方向の厚さを短手方向よりも2倍以上に厚くして輝度、発光効率を向上させている。平面構造で形成したITO膜の透明電極8に加え、格子上に形成したバス電極9の構造によりX電極10の電極抵抗を減少させて消費電力の大幅な低減と同時に電極抵抗による駆動電圧の低下防止(動作マージン向上)を実現している。また、格子上に形成されているバス電極9の幅は、楕円形状の電極と異なり十分に小さくしてもX電極10の電極抵抗を低減できる。このため、メタル隔壁5の幅に合せてバス電極9の幅を小さく形成(50~100 μm 程度以下)でき、表示セル2の開ロ率を3倍以上(面放電形と比較)に向上させている。

【0130】図18は、プラズマディスプレイパネル1の背面基板4の側から見た平面図を示す。

【0131】A電極15とY電極17とは、メタル隔壁5の穴形状70で示した表示セル2の中央部で交差部71を形成する。更に、図15で述べたメタル隔壁5と前面基板4との接触部72を、A電極15とY電極17とが存在しない表示セル2の4隅に設けている。これにより、メタル隔壁5とA電極15、又はY電極17との容量、つまり負荷容量 C_{1x-y} 、 C_{1a-y} を低減している。

【0132】Y電極17の電極幅を交差部71の近傍を除いて穴形状70の長手方向に広くとることにより、負荷容量（配線容量） C_{1a-y} を増加させず、X電極10の場合と同様にY電極17の電極抵抗を減少させ消費電力の低減等を実現している。

【0133】交差部71の構造は、A電極15とY電極17との間の放電開始電圧 V_{oa-y} と耐電圧 V_{do} 、及び負荷容量 C_{1a-y} を決めている。図15の断面構造と図18の平面構造から、誘電体層16（図15に示す）の厚みは、放電開始電圧 V_{oa-y} の減少と耐電圧 V_{do} の増加、または放電開始電圧 V_{oa-y} の減少と負荷容量 C_{1a-y} の低減とを同時に満足できない。このため、図15、図16に示した新たな誘電体層18a、60を形成して、これら

の問題を解決している。

【0134】図19は、プラズマディスプレイパネル1の電極配置を表わす平面図を示す。

【0135】図15で述べたメタル隔壁5と前面基板3との接触部73を、図18に示した接触部72と同様にA電極15とY電極17とが存在しない表示セル2の4隅に設けている。但し、表示セル2の4隅に当たる透明電極8と破線で示すバス電極9に対して開口部74を局部的に形成して、メタル隔壁5又は前面基板3に形成した凸部が直接X電極10と重ならない構造にしている。これにより、メタル隔壁5とX電極との容量、つまり負荷容量 C_{1x-y} を低減している。

【0136】図20は、本発明の一実施例であり、図15に示したプラズマディスプレイパネル1の表示セル2内部で陽光柱を形成したグロー放電発生時における中心軸（Z軸）方向85の電位分布 V_i を示す。中心軸（Z軸）は図15、図16の断面構造に対する対称軸に相当し、また電位分布 V_i の領域はX、Y電極間の電極間隔1である。図21は、図20の陽光柱を形成した領域でのr軸方向87の電位分布 V_i を示す。r軸は、セルサイズ（図15、図16に示す $L \times W$ 、 $L \geq W$ ）の矩形形状の中心を管中央88とし、隔壁に向かって長短2軸の一方を意味するが、ここでは短軸の管半径 r （ $W/2$ ）を用いた。

【0137】表示期間の発光放電時において、メタル電位 V_m とアノード電位 V_A とをほぼ零ボルトに、カソード電位 V_K を負の表示パルス電圧 V_{sus} （-180V）に設定することにより、陽光柱のプラズマ電位 V_p をメタル電位 V_m とほぼ等しい状態（数十V程度以内）にすることができ、陽光柱を安定、かつ効率よく形成した。

【0138】プラズマ電位 V_p をメタル電位 V_m にほぼ等しくすることにより、式（1）からシースの厚さ δ と関係する浮遊電位 V_f と、メタル隔壁5の誘電体膜（絶縁膜+蛍光体層）上に電子付着により形成される負の壁電圧 V_q とを誘電体隔壁の場合に比べて大幅に減少させている。

【0139】これは、陽光柱に必要な等電位領域をメタル電位 V_m で与えることにより、軸方向の電界強度 E_1 を緩和することによる。更に、カソード電位 V_K を絶対値がほぼ陰極降下電圧 V_c に等しい負の表示パルス電圧 V_{sus} （-180V）に設定し、かつ陰極暗部にアノード電位 V_A とカソード電位 V_K に印加した表示パルス電圧の全てが加わることにより効果的に高電界領域を形成していることによる。ここで、メタル電位 V_m に対して壁電圧 V_q を加えて形成されるメタル隔壁の誘電体表面電位 V_w は、プラズマ電位 V_p を基準にイオンシースで発生する浮遊電位 V_f を介して壁電圧 V_q によりバランスされている。特に、陽光柱の領域に発生した浮遊電位 V_f は電子温度 T_e が等しいためほぼ一定値をとる傾向を示す。

【0140】このように陽光柱を形成するグロー放電特性の支配（維持）条件を与えることにより、余分な電離エネルギーが不要になるため放電維持電流 I （電流密度 J ）を低減でき、後述するように放電効率を大幅（約1桁以上）に向上させた。また、放電維持電流 I （電流密度 J ）を増加させても余分な電離エネルギーを不要とする効果があるため輝度飽和しない領域では輝度 B も同時に向上した。現象的には陽光柱の収縮現象や累積電離の発生を抑えることができ、輝度飽和（紫外線飽和）しない範囲で必要最小限の電流密度で安定な放電が得られた。

【0141】メタル隔壁5は、図15に示したように絶縁した薄板3枚を積層した構造（積層間に浮遊容量形成）にすると、3枚のうち1枚に外部電位を与えることにより陽光柱領域の僅かな電位傾斜にも対応したメタル電位 V_{mj} （ $j=a, b, c$ ）を発生させ、図20に示した薄板一枚のメタル電位 V_m に比べて更に安定かつ効率のよい陽光柱を形成できた。

【0142】ここでは、メタル電位 V_m を外部電位と浮遊容量電位の両方で与え、両方の電位をほぼ等しい零ボルト（グランド接地）とした。これにより、直流電圧成分の影響を十分に取り除き、かつ電圧動作マージンや安定度（X、Y電極電位の安定化）を向上させた。メタル隔壁5が図15に示した薄板3枚を積層した構造の場合は、対称性を考慮して放電の安定度を向上させるため外部電位を $j=b$ の中間層の薄板にのみ与えた。

【0143】図24は、本発明の一実施例であり、前記した図15から図21に示したプラズマディスプレイパネルの駆動方式、駆動波形を与えるタイミングチャート図である。

【0144】図24に示す1サブフィールドの基本波形

(約1.6~2 msecの期間)は、全書き込み期間、アドレス期間、サスティン期間、及び消去期間の4つの期間で構成される。

【0145】図24の中で示す丸印内の記号：0、+、-は、X、Y、及びAの3電極上（実際の電極は、AC放電方式のため導体電極上に形成された誘電体のMgO膜が真の電極となる）に放電後形成される壁電荷を示し、各々壁電荷量が零または無視できる場合、正電荷が形成される場合、負電荷が形成される場合を表す。

【0146】メタル隔壁5のメタル電位 V_m は、図20、図21で述べたように、陽光柱を形成するグロー放電を安定に、かつ発光効率、輝度を向上させるため、外部電位と浮遊容量電位の両方で与え、かつ両方の電位をほぼ等しく零ボルトにした。このため、X、Y電極の駆動波形の直流電圧成分は1サブフィールドではほぼ零ボルトに設定される。電圧動作マージン等の安定度を考慮し、1TVフィールドで零ボルトに設定する場合もある。

【0147】また、矢印付きの*印は、主に2電極間で放電を発生させることを示す。3電極上の壁電荷は、1サブフィールドの開始時点の t_0 と終了時点の t_7 で基本的に零である。

【0148】グロー放電全体の発光効率 η は、前記したように対向表示電極構造と高アスペクト比のメタル隔壁構造により、図20等にも示す電極間隔 l を長くすることにより向上させている。しかし、電極間隔 l が長くなると放電遅れ時間や壁電荷形成時間の増加、バラツキ等が発生する。そこで、これらの問題を取り除くためサスティン期間の対向放電に対しては、以下に示す電子駆動を中心にした高速駆動方法を用いている。

【0149】図15に示す選択する表示セル2の表示電極(Y電極)群17とトリガー電極(アドレス電極、A電極)群15との間で書き込み放電をし、Y電極17の誘電体表面上（実際には、誘電体層の上に形成されたMgO膜表面上）に正の壁電荷を形成する。

【0150】サスティン期間に入ると、第一番目の表示発光放電時において、電荷交換のためメタル隔壁5と共通表示電極(X電極)10、正の壁電荷を形成したY電極17とにそれぞれ表示パルス電圧 V_K (零ボルト)、表示パルス電圧 V_A (正電圧 V_{sus})を印加してカソード電極、アノード電極とし、カソード電極のメタル隔壁5とアノード電極のY電極間で発生させ、Y電極上へ負電荷を形成させている。この時のパルス幅は、壁電荷(壁電圧)を確実に形成するため $10\mu\text{sec}$ 程度としている。

【0151】第二番目以降の表示発光放電時においては、電極間隔 l が0.5~2.0mmの場合に対して、アノード電極上には直ちに(1~2 μsec 程度で)十分な量の電子が付着し、負電荷形成を中心とする安定かつ高速なメモリ放電が得られている。

【0152】このサスティン期間中、メタル隔壁5の電位はグランド接地されているが、第一パルスと第二パルス以降でそれぞれカソード、アノード電極として使い分けられている。つまり、第一パルスでは、Y電極上に書き込まれた正電荷を負電荷に変換する動作をさせている。第二パルス以降が、本来のサスティン期間になる。アドレス期間でY電極上に負電荷を直接書き込む場合は、第一パルスは不要になり第二パルスからスタートさせることができる。

【0153】以下、図24を基に各期間の動作を説明する。

【0154】全書き込み期間の場合、Y電極とA電極の2電極間で時点 t_1 と時点 t_2 において放電を発生させる。期間終了時点では、例えば、図15に示したプラズマディスプレイパネル1の全領域の表示セル2に対して、Y電極とA電極上に各々負電荷、正電荷を形成した。これは、次のアドレス期間で書き込み放電を発生させるY、A電極の印加電圧を低電圧化するために実施した。

【0155】放電時点 t_1 での放電は、電極間の放電開始電圧 V_{oa-y} を考慮して、Y電極に印加するパルス電圧 V_y を正電圧(180V)から負電圧(-180V)に変化させ交流動作をさせることにより、実効的にパルス電圧 V_y を低電圧化した。一方のA電極のパルス電圧 V_a も同時に低電圧(60V)化される。特に、Y電極、A電極のパルス電圧 V_y 、 V_a で放電条件を満足できない場合は、時点 t_1 においてX電極にパルス電圧 V_x の正電圧(180~250V)を印加して[図24ではカッコ内に短パルスで示す]、X-Y電極間、具体的にはメタル隔壁5の電極とY電極の間でブライミング粒子を発生させる種火放電を起こし、Y、A電極間の主放電へ確実につなげている。この場合、メタル隔壁5とX、Y電極との間の浮遊容量比を適正化している。また、放電個所が表示セル2の底面であり表面から十分に離れているため、全書き込み期間のコントラスト低下へ及ぼす影響は小さい。

【0156】時点 t_1 でY電極、A電極上に壁電荷を安定に形成できる場合は、直ちにアドレス期間に移行することによりアドレス期間で形成される壁電荷の符号を反転させることができる。これはサスティン期間で行なうY電極上の電荷交換をアドレス期間の前に実施したことになり、サスティン期間でY電極に印加する第一パルスを不要にする。

【0157】初期放電の時点 t_1 のパルス幅を10~20 μsec 程度とすることにより、次の放電の時点 t_2 では壁電荷を自己消去させる放電を発生させている。更に、放電の時点 t_2 の直後にY電極に負電荷、A電極に正電荷を効率よくかつ安定に形成させるため、パルス電圧 V_y に正電圧(180V)を10 μsec 以上印加した。

【0158】アドレス期間の場合、A電極とY電極には

各々正電荷、負電荷を形成した状態の中で、Yスキャンパルスのパルス電圧 V_y が印加（40V）され、かつ図1に示した表示セル2の中からYスキャンで点灯のために選択されたA電極にはパルス電圧 V_a が印加（60V）されて、時点 t_3 で書き込み放電を発生させてY電極に正電荷を形成した。書き込み放電で選択されたY電極上には正電荷が形成され、選択されないY電極上には全書き込み時の負電荷が形成された状態にある。この時、全書き込みで形成した壁電荷（壁電圧）、パルス電圧 V_y の立下りによる電圧低下分、及びパルス電圧 V_a の印加電圧により放電条件を設定している。

【0159】A電極とY電極は、対向電極構造の場合に比べて図15、図16に示した面内クロス電極構造であるため電極間ギャップ長さを数十 μm 程度に短くでき、パルス電圧 V_a の時点 t_3 におけるパルス幅を2～3 μsec から0.5～1.0 μsec の半以下に低減した。この結果、パルス幅に比例して増加するアドレス期間の長さを減少させ（アドレスの高速化）、1サブフィールドにおけるサステイン期間の長さ、つまり発光デューティを2倍以上に増加させている。つまり、面内クロス電極構造により書き込みパルスのパルス幅を低減し、この低減分により後述するサステインパルス数を増加させて輝度を向上させた。

【0160】サステイン期間の場合、選択された表示セルで第一パルスによる電荷交換を行なった後、第二パルス以降ではX、Y電極間での維持放電発光をさせている。図20、図21で述べたように、X、Y電極のうち一方をメタル隔壁5と同電位のアノード電極、他方をカソード電極とする2つの表示パルス電圧 V_A 、 V_K を用い、各々零ボルトと負のサステイン電圧 V_{sus} （-180V）に設定して陽光柱を形成したグロー放電を安定かつ効率よく発生させている。具体的には、パルス電圧 V_y の第一パルスに表示パルス電圧 V_A として正のサステイン電圧 V_{sus} （180V）、パルス電圧 V_x の第一パルスとメタル隔壁5に表示パルス電圧 V_K として零ボルトを用いることにより、時点 t_4 においてまず電界集中が起こるメタル隔壁5とアノード電極（Y電極）の間で予備放電（種火放電）を起こしセル内に封入された Ne-Xe 5%400～500 Torrガスの電離気体（ブライミング粒子）を発生させ、その直後表示電極であるX、Y電極間の繰り返しの主放電に移行させて陽光柱を形成させた。

【0161】第一パルスの時点 t_4 での放電を確実に発生させるためパルス幅を特に6～10 μsec と大きくした。第二パルス以降は、放電発光回数（サステインパルス数）を増加させるため負電荷形成を中心とした高速メモリ放電によりパルス幅を減少させて発光デューティを向上させた。サステイン期間の時点 t_5 の最終パルスは、パルス電圧 V_y 、パルス電圧 V_x が各々零ボルトと負のサステイン電圧 V_{sus} （-180V）である。また、

選択しないセルの誤放電を防止するため、サステイン期間の初期においてX電極上にパルス幅の短い（0.5 μsec ）正電圧（+180V）を印加し、Y電極上に形成された負電荷を取り除くための消去放電を用いる場合もある。

【0162】消去期間の場合、サステイン期間が終了する時点 t_5 でY、X、及びA電極上に形成されている壁電荷を消去（初期化）する。時点 t_6 でのX、Y電極間のパルス幅の短い放電は、放電直後の電界を取り除いて壁電荷の形成を防止させて消去放電をしている（細線消去方式）。同時に、A電極上に形成される壁電荷も中和される。特に、A電極に正電荷が残される場合は、近接するY、A電極間において時点 t_7 で消去放電させる。一方、残った壁電荷の消去・中和に対してX、Y電極間の印加電圧を最小維持電圧レベルまで減少させパルス幅を長くする方法を用いる場合もある（太線消去方式）。更に、これら2つの消去方式を同時に組合せて効果的に用いる場合もある。

【0163】図25は、本発明の一実施例であり、電流密度比 J_i/J_o と発光効率比 η_i/η_o の関係、及び電流密度比 J_i/J_o と輝度比 B_i/B_o の関係を示すプラズマディスプレイパネル1の特性図である。

【0164】横軸には電流密度比 J_i/J_o を、縦軸には発光効率比 η_i/η_o と輝度比 B_i/B_o を、各々対数目盛で示す。発光効率比 η_i/η_o 、輝度比 B_i/B_o は、図20、図21に示した本発明の実施により、それぞれ特性90から特性91、特性92から特性93へと共に大幅に増加した。

【0165】特性90、特性92は、前記した図22、図23の場合であり、セルサイズ：0.03cm程度の微細な表示セルになると隔壁表面（蛍光体含）に荷電粒子が付着しやすく陽光柱を維持するための電流密度（放電維持電流）を増加させる必要があり最小値 J_{min}/J_o が存在した。特性90、特性92上の黒印□、黒印○は、誘電体隔壁を用いた場合の限界値を示す。輝度Bと発光効率 η は両立せず、高輝度化のためには逆に発光効率 η を犠牲にする必要があった。

【0166】本発明では、前記したようにグロー放電特性の支配条件を満足させる電極構造、電界強度（電位）分布を形成し隔壁拡散を抑制することにより特性92、特性93を得ると同時に電流密度も約一桁減少させて新たな最小値 J'_{min}/J_o を得ている。特性91、特性93により、特性91、特性93上の白印□95、白印○96が示すように発光効率 η と輝度Bを同時に向上できた。

【0167】更に、最小値 J_{min}/J_o 83と J'_{min}/J_o 86の間では、これまで困難であった電流密度Jを減少させて発光効率 η を大幅に向上できた。新たな最小値 J'_{min}/J_o 86では、特性80、特性82上の白印□89、白印○90が示すように輝度Bはある程度減少

するが、発光効率 η を大幅に向上できている。これにより、サスティンパルス数を増加させ発光デューティを増加させても消費電力の増加割合が小さいため、輝度 B を大幅に向上させることができた。つまり、これまでに比べて、高発光効率、高輝度を大幅かつ容易に達成することができた。

【0168】以上、説明してきたように、本発明は、AC形プラズマディスプレイパネルにおいて、陽光柱を用いたグロー放電の維持条件に着目し、陰極暗部の高電界領域と陽光柱の等電位領域とを効率よく形成し、セル固有の電流電圧特性（ $I-V$ 特性）を低電流、低電圧化する基本的な原理に基づいて発光効率、輝度を向上させている。

【0169】（1）この原理は、DC形プラズマディスプレイパネルの場合にも適用できる。更に、プラズマディスプレイパネル以外にもグロー放電で陽光柱を発生させる電子機器に対しても適用でき、放電効率（紫外線発生効率）を向上させることができる。

【0170】（2）AC型駆動により表示電極上に壁電圧を形成することにより、セル固有の $I-V$ 特性を低電圧化し見掛け上放電時の陰極降下電圧 V_c を低下させて、放電効率つまり発光効率を大幅に向上させることができる。

【0171】（3）対向表示電極とメタル隔壁により陽光柱形成に必要な高アスペクト比形状の隔壁を形成し、開口率と蛍光体塗布面積を向上させ発光効率を向上させることができる。

【0172】（4）表面を絶縁層で覆ったメタル隔壁にバイアス電圧を印加し負の壁電圧を形成して、荷電粒子の隔壁拡散（エネルギー損失）を抑制させ、放電効率つまり発光効率を向上させることができる。

【0173】（5）更に、隔壁拡散（エネルギー損失）の抑制により放電維持電流を減少させ $I-V$ 特性の低電流領域を拡大することにより、負荷直線（負荷抵抗、電流制限抵抗）を用いて紫外線飽和のない低電流領域で放電を安定に維持することができ、放電効率を最大化つまり発光効率を最大化できる。

【0174】（6）表示発光放電時のアノード電極、カソード電極に対してメタル隔壁をアノード電極にすることにより、陽光柱を用いたグロー放電の維持条件である陰極暗部の高電界領域と陽光柱の等電位領域とを効率よく形成でき、放電効率つまり発光効率を向上させることができる。

【0175】（7）更に、メタル隔壁をアノード電極にするAC形駆動により長ギャップ長の表示電極間で負の壁電圧を高速で形成する電子移動形のメモリ放電で、一定の発光デューティに対して表示発光パルス数を増加させて輝度を増加させることができる。

【0176】（8）アノード電極のメタル隔壁に直流バイアス電圧を印加することにより、表示発光放電時の繰

り返し放電でメタル隔壁の表面絶縁層に形成された壁電圧を消失させない、或いは再形成を不要にできるため、放電効率つまり発光効率を向上させることができる。

【0177】（9）表示発光時のアノード電極、カソード電極をそれぞれグラウンド接地電位、負パルス電圧にすることにより、表示電極電位が入れ替わってもメタル隔壁を接地電位に維持できるためパネル内部にグラウンドプレーンを形成できメタル隔壁の駆動回路を不要にすることができる。つまり、実質的に3電極駆動方式のパネルとすることができる。

【0178】（10）更に、パネル内部のグラウンドプレーン形成によりパネル電極間の浮遊容量が減少するため、グラウンド電位や電源電位を安定化させて誤動作を減少し（動作マージンの向上）、近傍磁界、近傍電界を減少させて不要電磁輻射（EMI）を抑制することができる。

【0179】（11）アドレス、Yスキャンに対してクロス電極構造による面内短ギャップ長を形成し書き込み時間を低減（アドレスの高速化）することにより、表示発光デューティを大幅に増加させて輝度を増加させることができる。

【0180】（12）長ギャップ長を形成した対向表示電極間に、表面を絶縁したメタル隔壁を挿入配置しそれらの間に微小空間ギャップ（数十ミクロン）を形成することにより電界集中を発生させて、放電開始電圧 V_o を減少させることができる。

【0181】（13）メタル隔壁と前面基板若しくは/および背面基板との接触面積を誘電体柱等による凸部を用いて低減する、またはこの凸部を電極部と交差しない所に配置することで、表示電極間の負荷容量を大幅に減らして消費電力を低減することができる。

【0182】（14）背面基板のクロス電極構造において、電極間クロス部に局部的に誘電体層を挿入して、放電開始電圧 V_o を上昇させずに耐圧向上、負荷容量低減を実現することができる。

【0183】

【発明の効果】本発明によれば、パネルの発光効率を向上させた全く新規なAC型プラズマディスプレイパネルを提供することができる。

【0184】また、陽光柱を形成して放電効率を向上させたAC型プラズマディスプレイパネルを提供することができる。

【0185】また、プラズマディスプレイパネルにおける放電効率を向上させることができる。

【0186】また、これらのプラズマディスプレイパネルを用いた画像表示装置を提供することができる。

【図面の簡単な説明】

【図1】図3に矢印I-Iで示し、本発明のプラズマディスプレイパネルの表示セル構造を示す断面図である。

【図2】本発明のプラズマディスプレイパネルの表示セ

ル構造を示す平面図である。

【図 3】本発明のプラズマディスプレイパネルの表示セル構造を示す平面図である。

【図 4】本発明のプラズマディスプレイパネルの電極構造を示す断面図である。

【図 5】本発明のプラズマディスプレイパネルの電極構造を示す断面図である。

【図 6】本発明のプラズマディスプレイパネルの金属隔壁構造を示す斜視図である。

【図 7】本発明のプラズマディスプレイパネルの金属隔壁構造を示す斜視図である。

【図 8】本発明のプラズマディスプレイパネルの隔壁と電極の組立構造を示す平面図である。

【図 9】図 8 に矢印 I-X-I-X で示し、本発明のプラズマディスプレイパネルの隔壁と電極の組立構造を示す断面図である。

【図 10】本発明のプラズマディスプレイパネルの隔壁と電極の組立構造を示す平面図である。

【図 11】図 10 に矢印 X I-X I で示し、本発明のプラズマディスプレイパネルの隔壁と電極の組立構造を示す断面図である。

【図 12】本発明のプラズマディスプレイパネルで用いる駆動波形のタイミングチャート図である。

【図 13】本発明のプラズマディスプレイパネルの隔壁と電極の組立構造を示す平面図である。

【図 14】図 13 に矢印 X I V-X I V で示し、本発明のプラズマディスプレイパネルの隔壁と電極の組立構造を示す断面図である。

【図 15】図 18 に矢印 X V-X V で示し、本発明のプラズマディスプレイパネルの表示セル構造を示す断面図である。

【図 16】図 18 に矢印 X V I-X V I で示し、本発明の*

* プラズマディスプレイパネルの表示セル構造を示す断面図である。

【図 17】本発明のプラズマディスプレイパネルの表示セル構造を示す平面図である。

【図 18】本発明のプラズマディスプレイパネルの表示セル構造を示す平面図である。

【図 19】本発明のプラズマディスプレイパネルの表示セル構造を示す平面図である。

【図 20】本発明のプラズマディスプレイパネルの表示セル内部の電位分布図である。

【図 21】本発明のプラズマディスプレイパネルの表示セル内部の電位分布図である。

【図 22】プラズマディスプレイパネルの表示セル内部の電位分布図である。

【図 23】プラズマディスプレイパネルの表示セル内部の電位分布図である。

【図 24】本発明のプラズマディスプレイパネルで用いる駆動波形のタイミングチャート図である。

【図 25】本発明のプラズマディスプレイパネルの特性図である。

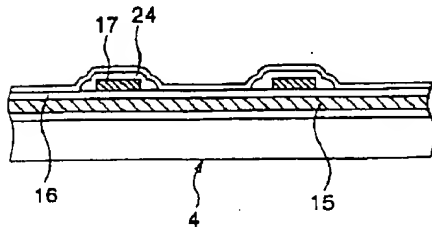
【図 26】プラズマディスプレイパネルの表示セル構造を示す断面図である。

【符号の説明】

1…プラズマディスプレイパネル、2…表示セル、3…前面基板、4…背面基板、5…金属隔壁、6…ガラス基板、7…下地膜、8…透明電極、9…バス電極、10…X電極、11…誘電体層、12…保護層、13…ガラス基板、15…A(アドレス)電極、16…誘電体層、17…Y電極、18a…誘電体層(厚膜)、19…保護層、20…酸化被膜、21…蛍光体、22…穴形状、23…交差部、24…誘電体層、25…誘電体層、26…誘電体層、28…凸部。

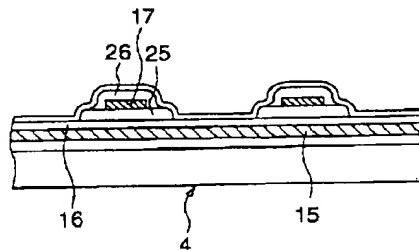
【図 4】

図 4



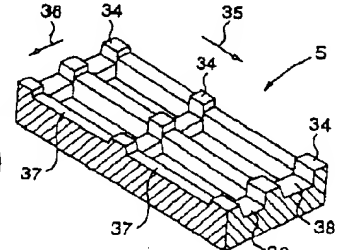
【図 5】

図 5



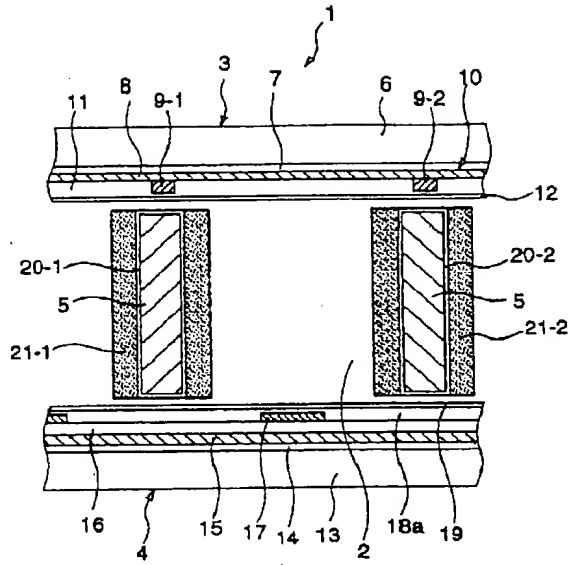
【図 7】

図 7



【図 1】

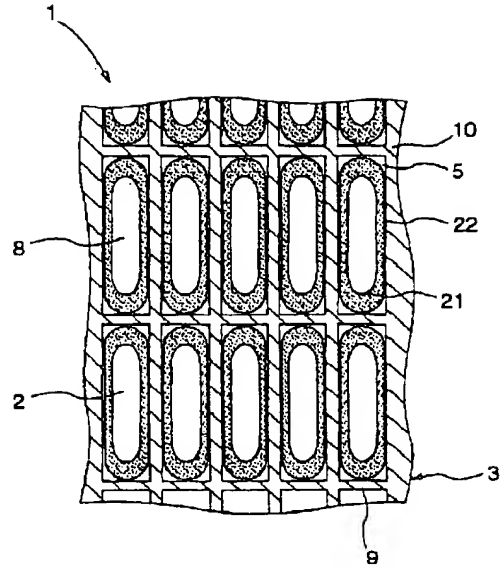
図 1



I—I

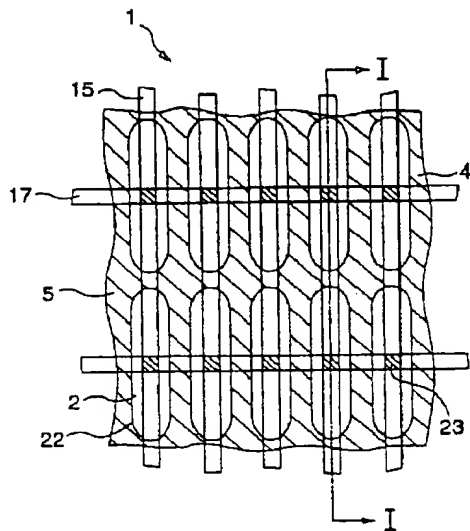
【図 2】

図 2



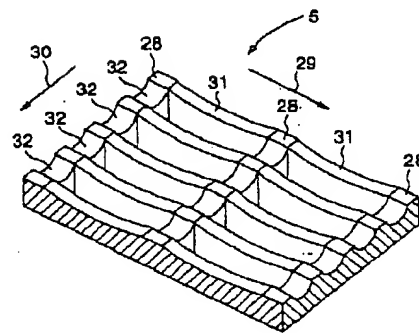
【図 3】

図 3



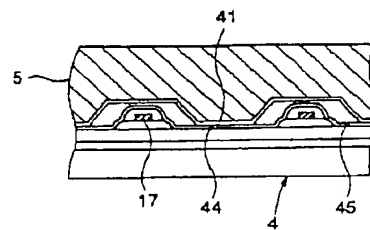
【図 6】

図 6



【図 9】

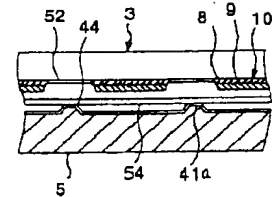
図 9



IX—IX

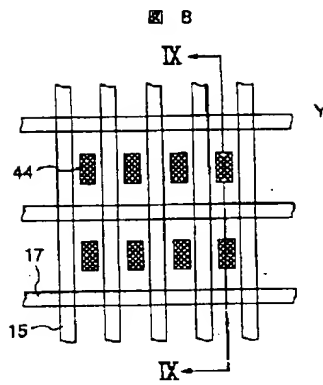
【図 11】

図 11

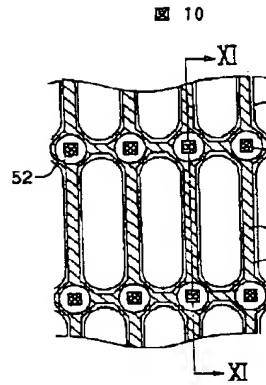


XI—XI

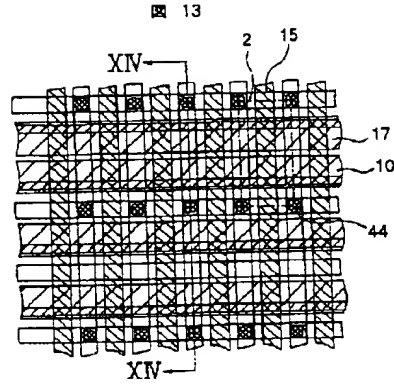
【図8】



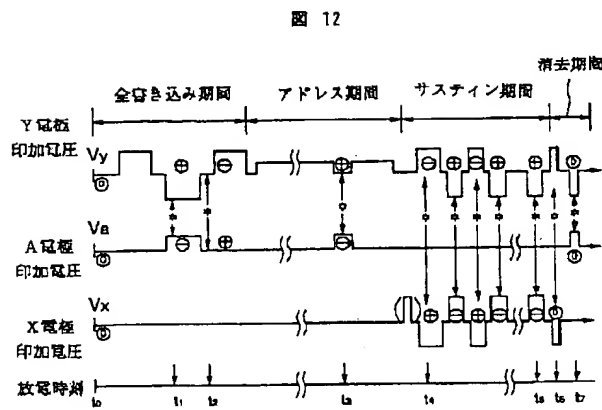
【図10】



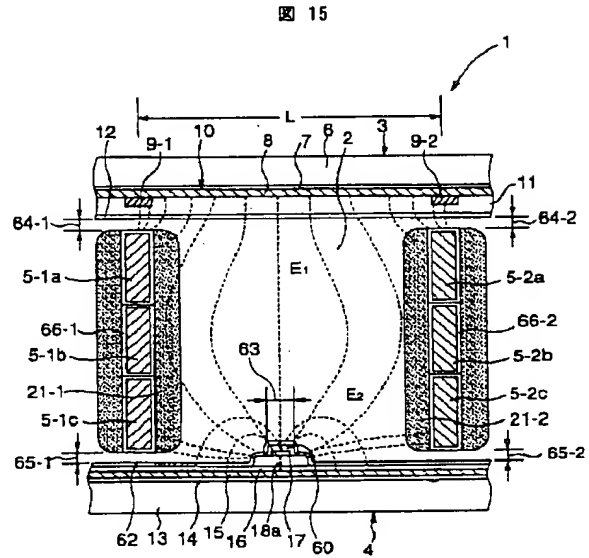
【図13】



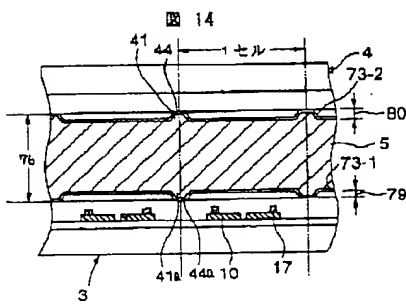
【図12】



【図15】



【図14】

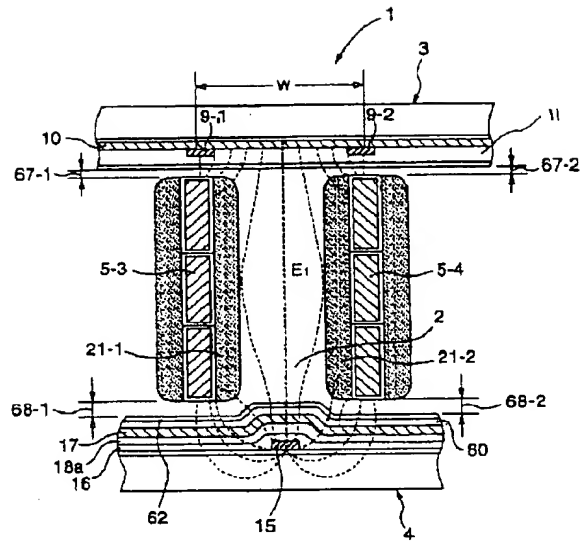


XIV-XIV

XV-XV

【図16】

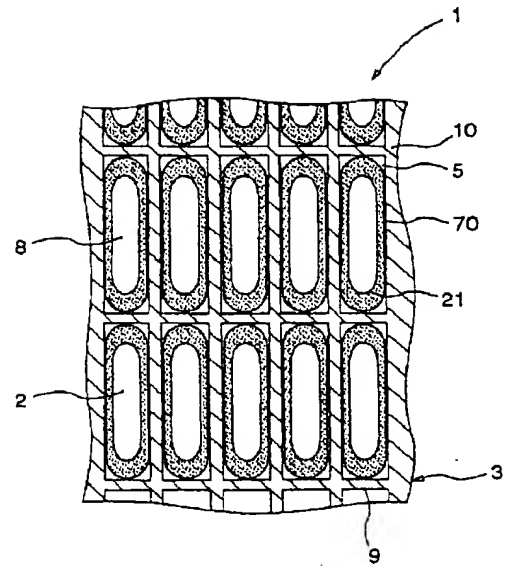
図 16



XVI-XVI

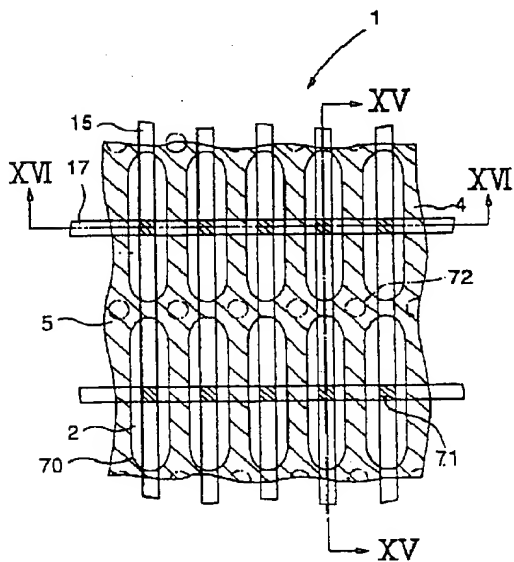
【図17】

図 17



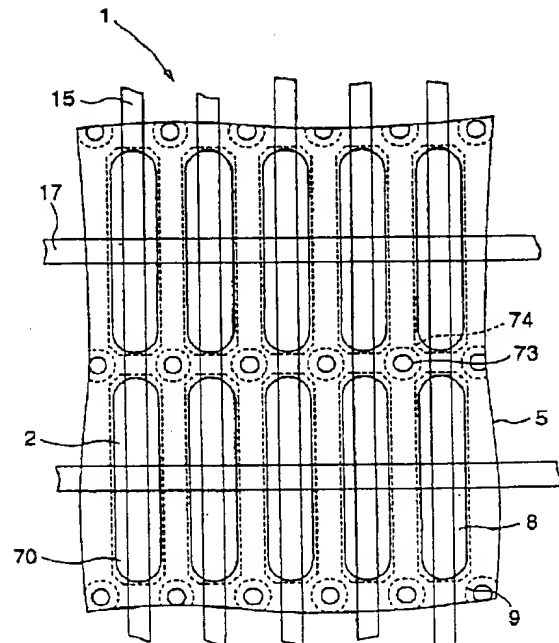
【図18】

図 18

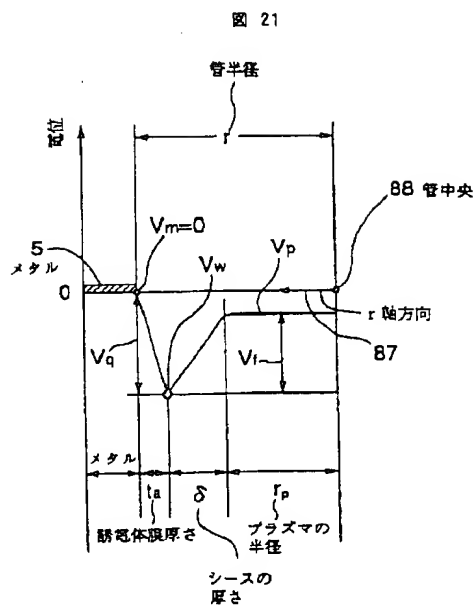


【図19】

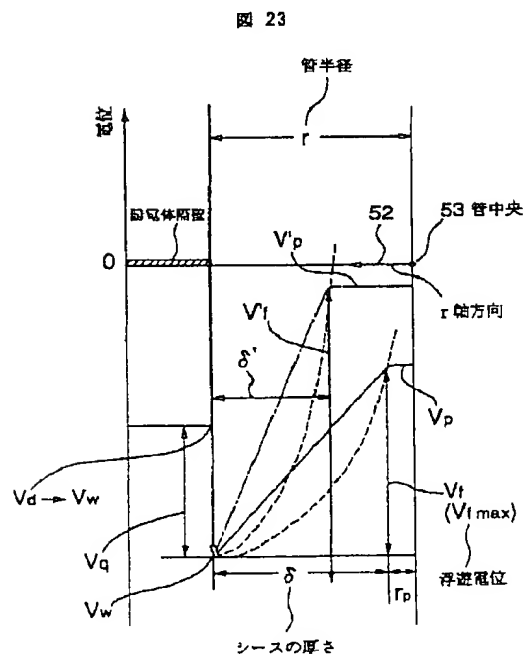
図 19



【图 2 1】

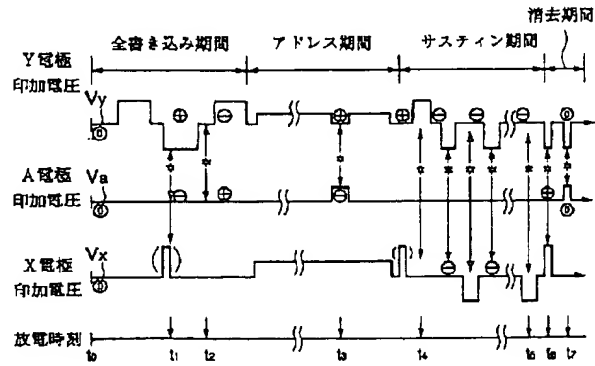


【图 23】



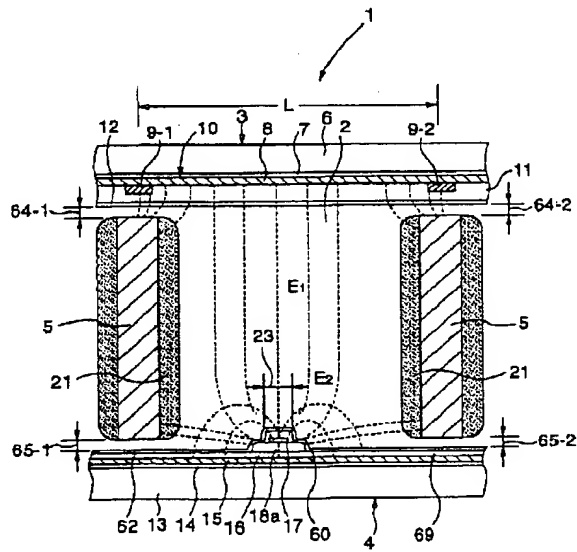
【図 24】

図 24



【図 26】

図 26



【図 25】

図 25

